

若狭湾エネルギー研究センターシンクロトロンの LLRF 制御システムの開発

栗田 哲郎¹ 田村 文彦²

¹(公財) 若狭湾エネルギー研究センター 加速器室

²J-PARC センター、日本原子力研究開発機構

2021/8/11

PASJ2021 WEOB07

- ▶ はじめに
 - ▶ 若狭湾エネルギー研究センター加速器施設
 - ▶ 現在の加速高周波制御系 (LLRF) の現状
- ▶ 新加速高周波制御系 (LLRF) の概要
- ▶ オフビームでの調整
- ▶ BPM 信号処理系
- ▶ まとめ

若狭湾エネルギー研究センター加速器施設 W-MAST

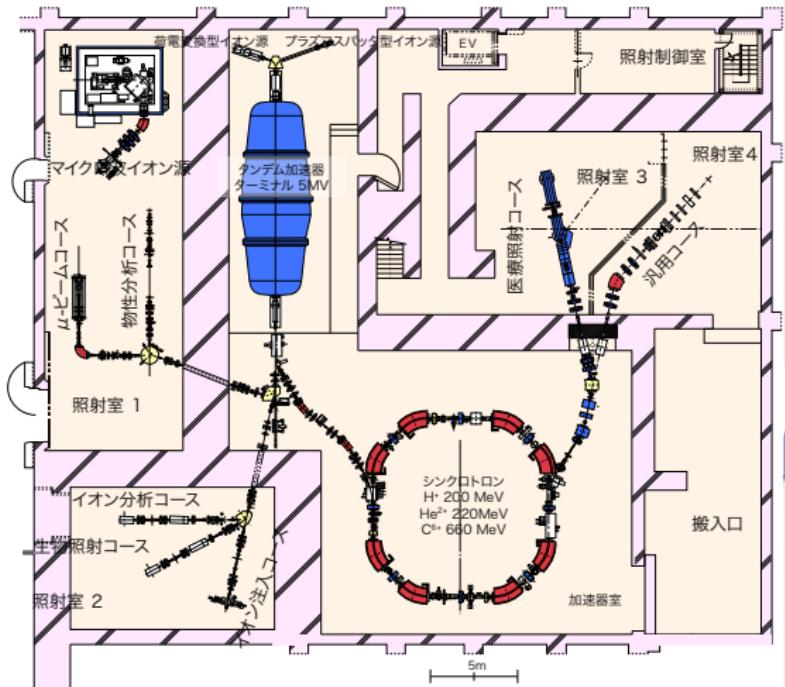


図 1: W-MAST 全体図

- ▶ タンデム加速器（ターミナル電圧 5MV）を入射器とする。
- ▶ シンクロトロンからのビーム：
 H^+ < 200MeV
 He^{2+} < 220MeV
 C^{6+} < 660MeV
- ▶ がん治療の基礎研究および材料/生物/細胞への照射実験に利用されている。

加速高周波について

- ▶ ファインメットを用いた非同調空洞
- ▶ Proton 7 MeV → 200MeV
周回周波数 1.1 MHz → 5.1 MHz
- ▶ 2倍高調波を用いて空間電荷効果を緩和

現在の加速高周波制御系 - 現状の問題点 -

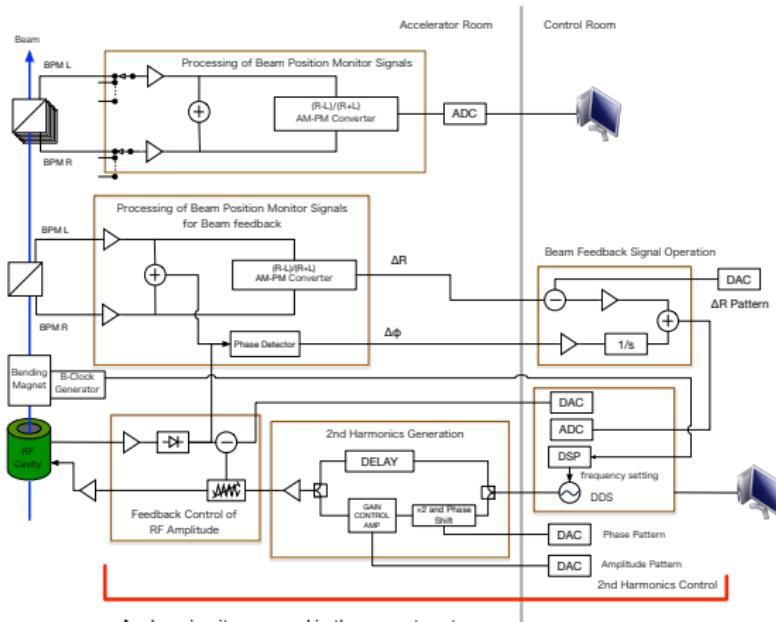


図 2: 現在の LLRF

- ▶ 原発振器 DDS を DSP で制御
 - ▶ DDS が故障したら、修理不可
- ▶ フィードバック制御系はすべてアナログ回路
 - ▶ 経年劣化で、ときどき故障
- ▶ 2倍高調波は位相および振幅がフィードバック制御されていない。
 - ▶ 周波数特性が安定しないため、精密な調整ができない。
- ▶ BPM 信号は AM/PM 変換回路で演算
 - ▶ 演算結果が入力信号レベルに依存する。
 - ▶ 経年劣化と思われる故障がたびたび発生する。

FPGA を用いてデジタル化

FPGA を用いた新加速高周波制御系

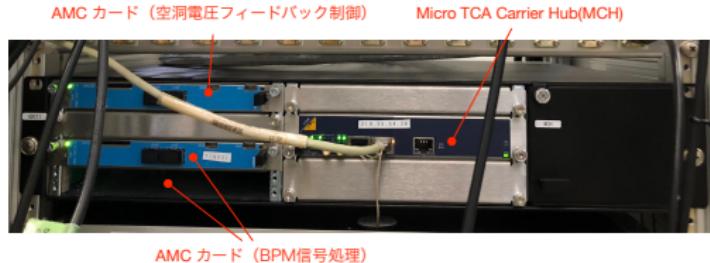


図 3: 前面

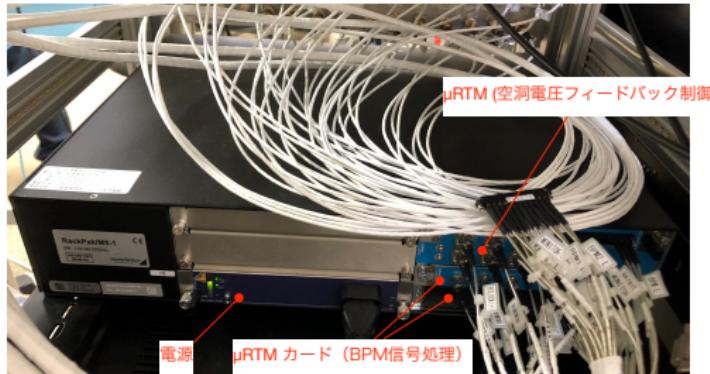


図 4: 裏面

- ▶ MicroTCA.4 based
- ▶ 三菱特機システム製 AMC
(AD x8, DA x2) ×3
- ▶ Xilinx Zynq XC7Z045 :
FPGA + Arm Cortex-A9
- ▶ Linux で EPICS IOC が動作している
- ▶ 設定とモニタは EPICS の Channel Access で行う
- ▶ 施設のタイミングシステムからのクロック 10MHz を 15 適倍して 150 MHz で駆動

新加速高周波制御系の回路

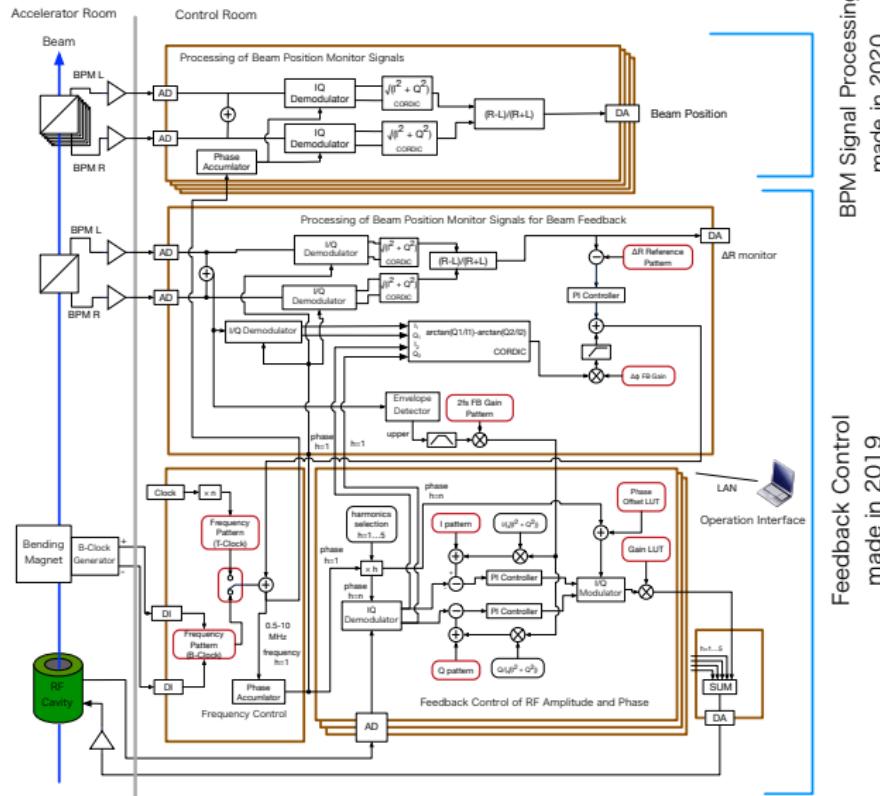


図 5: 新 LLRF の概要

- ▶ 加速 RF 制御と BPM 信号処理系が一体
- ▶ 同期検波で I/Q 信号に変換してから、電圧および位相をフィードバック制御
- ▶ 5 次までのハーモニクス
- ▶ B-Clock もしくは T-Clock で周波数パターンから値の読み出しを更新して、Phase Accmulator を設定
- ▶ B-Clock: 偏向電磁石の変化をサーチコイルで検出し、変化分に比例したパルス
- ▶ T-Clock: 施設のタイミングシステムに同期した周期的クロック
- ▶ IQ 復調/変調器の参照信号として用いる
- ▶ BPM 信号も I/Q 信号に変換してから、ビーム位置と位相を演算
- ▶ 横方向ビーム位置のフィードバック制御
- ▶ 位相振動のフィードバックで抑制

空洞電圧のフィードバック制御

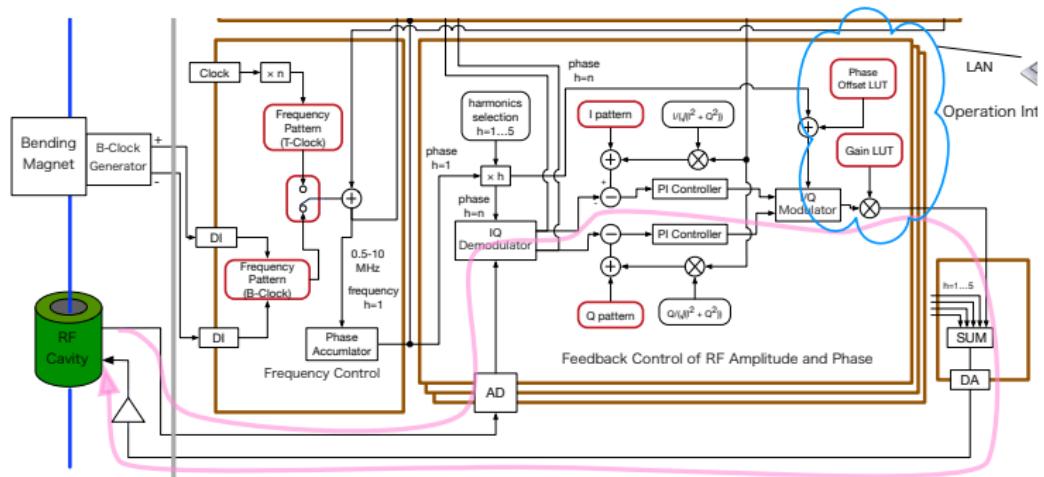


図 6: 空洞電圧フィードバック回路

- ① 空洞電圧信号を IQ 復調器で I/Q 信号に変換
- ② IQ 復調器の LPF が重要
- ③ I 信号、Q 信号をそれぞれの設定パターンと比較
- ④ PI 制御器を経てフィードバック信号を得る
- ⑤ IQ 変調器で RF 出力を生成

I/Q パターン設定通りの電圧を空洞に発生させるためには、ケーブルや空洞、アンプの振幅および位相の周波数特性の補正が必要
 → Gain LUT/Phase Offset LUT
 周波数 34bit のうち上位 16bit をアドレスとして用いる

Gain/Phase Offset LUT の調整

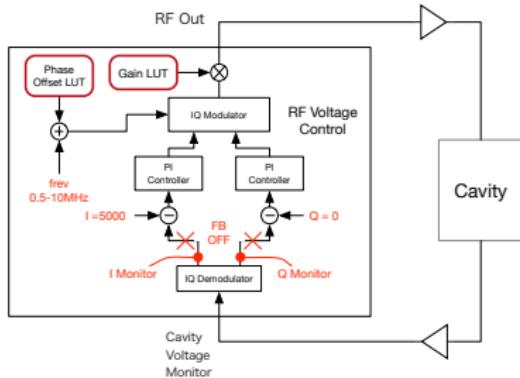


図 7: LUT 調整セットアップ

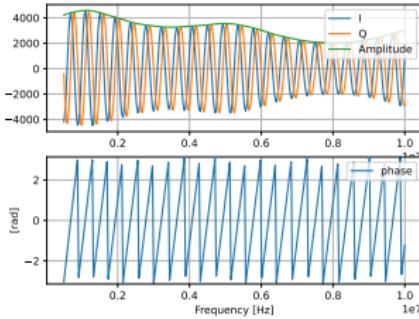


図 8: LUT 設定前の補間された I/Q 値の周波数特性と導出された振幅と位相

- ① FB OFF、Phase Offset LUT を 0、Gain LUT を 1
- ② 基本波 I/Q 振幅 $(I, Q) = (5000, 0)$
- ③ 周波数 0.5MHz から 10MHz まで 300 点で I/Q 値を取得
- ④ 測定した IQ 値を補間し、補間した IQ 値から振幅 $2\sqrt{I^2 + Q^2}$ と位相 $\arctan Q/I$ を算出
- ⑤ 振幅が設定値通り、位相が一定になるように LUT を生成

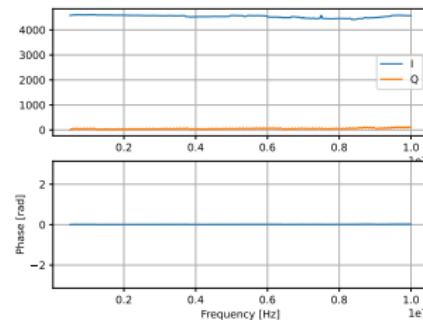
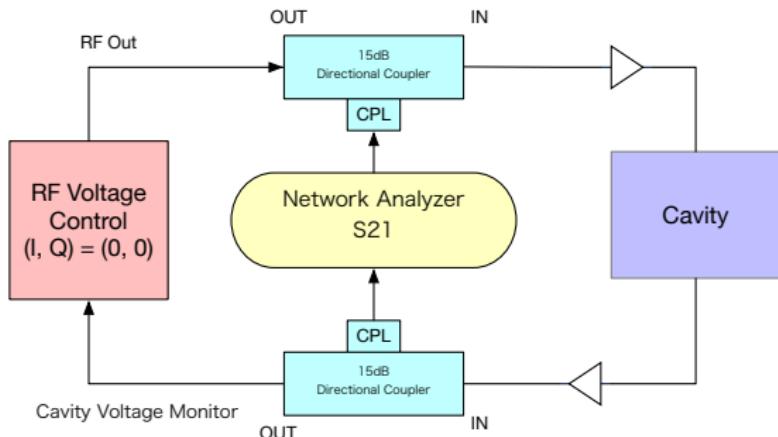


図 9: LUT 設定後 I/Q 値が一定になり、位相も 0 で一定

空洞電圧フィードバックの調整 - Closed Loop Gain の測定

- ▶ P ゲインと I ゲインの探索
- ▶ IQ 復調器の LPF の選定
 - ▶ 2 stage Tracking CIC vs Tracking CIC + Leaky Integrator



- ▶ フィードバックを閉じる
- ▶ $(I, Q) = (0, 0)$ に設定
- ▶ Network Analyzer の S21 モードで外乱を与える
- ▶ 設定周波数での外乱の抑制具合でフィードバックの動作を確認

図 10: Closed Loop Gain 測定セットアップ

Closed Loop Gain の測定結果

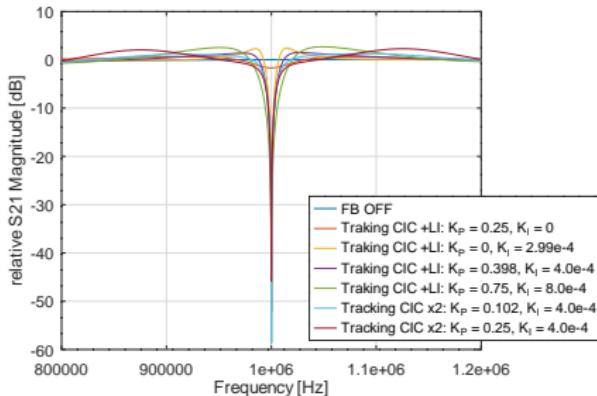


図 11: 1MHz のときの closed loop ゲインの比較

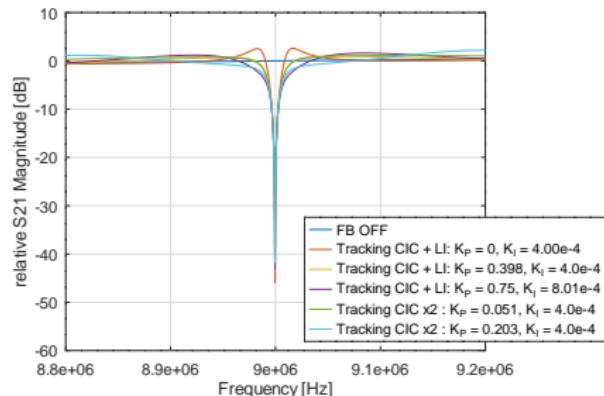


図 12: 9MHz のとき

- ▶ 設定した周波数で鋭い谷 → フィードバック制御が動作
- ▶ I ゲインの設定により、40dB 以上の Closed Loop ゲインが得られている。
- ▶ 谷が広く、その周りの盛り上がりが少ない PI ゲインとして、 $(P, I) = (0.398, 4e-4)$ を選択
- ▶ 1MHz では、2 stage Tracking CIC と Tracking CIC + Leaky Integrator に明確な差異はない。
- ▶ 9MHz では、2 stage Tracking CIC の場合、谷の周辺の盛り上がりが大きくなり、P ゲインを上げられない。

Open Loop Gain の測定とシミュレーション

Closed Loop Gain の測定を計算と比較し、測定結果が妥当か確認したい。

→ Open Loop の測定とシミュレーションを比較することによってシステムのディレイを評価する。

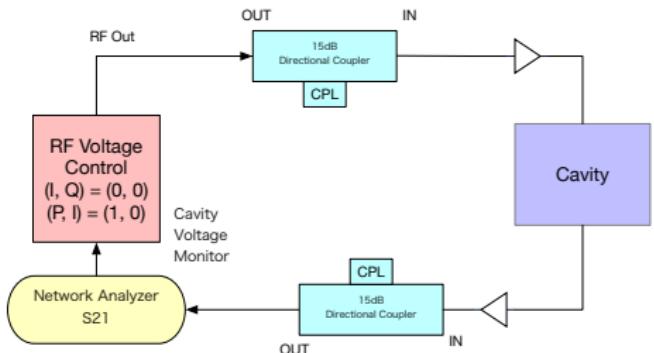


図 13: Open Loop 測定セットアップ

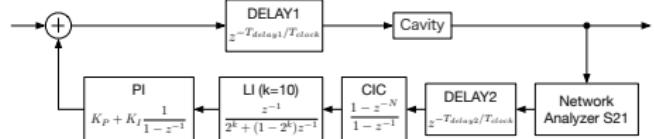


図 14: Open Loop 計算モデル

シミュレーションと測定結果が一致するよう
に $T_{delay1} + T_{delay2}$ を調整

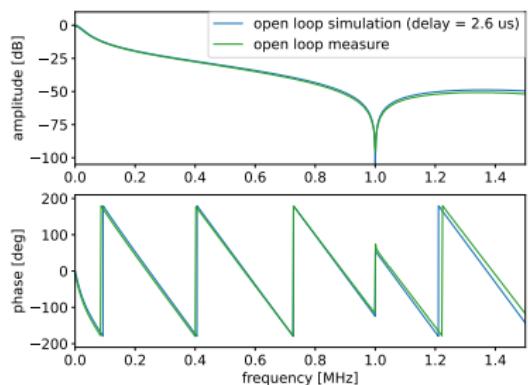


図 15: Open Loop の測定とシミュレーションの比較

$$T_{delay1} + T_{delay2} = 2.6 \mu\text{s}$$

Closed Loop Gain のシミュレーション

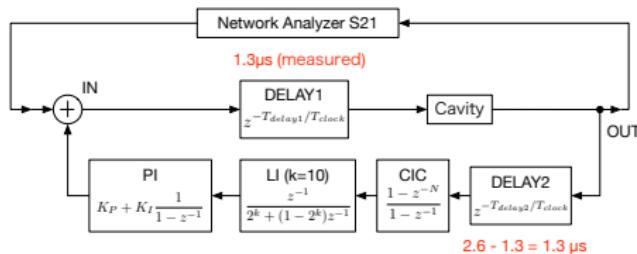


図 16: Closed Loop の計算モデル

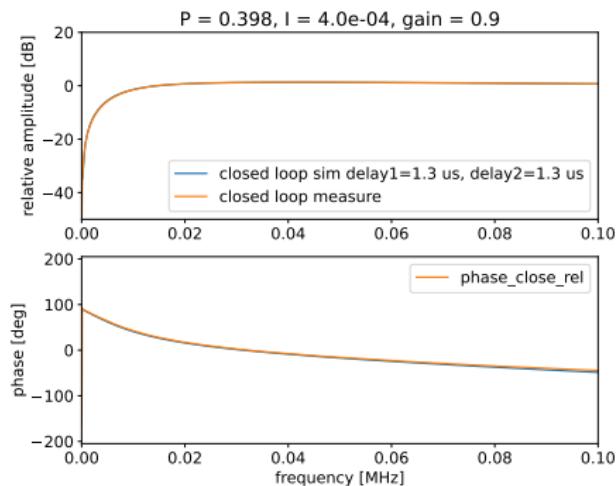


図 17: ベースバンドでの Closed Loop Gain の計算と測定の比較

計算とシミュレーションはよく一致

ステップ応答

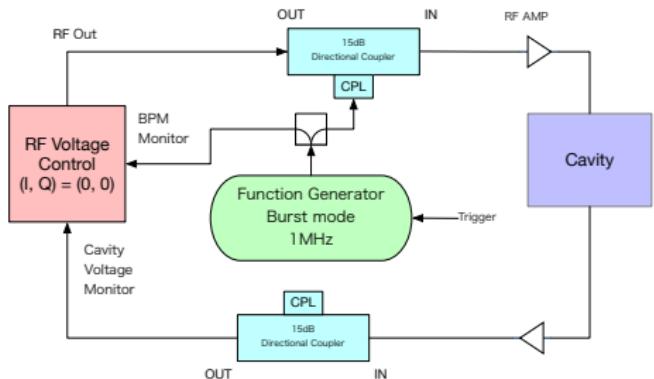


図 18: ステップ応答測定セットアップ

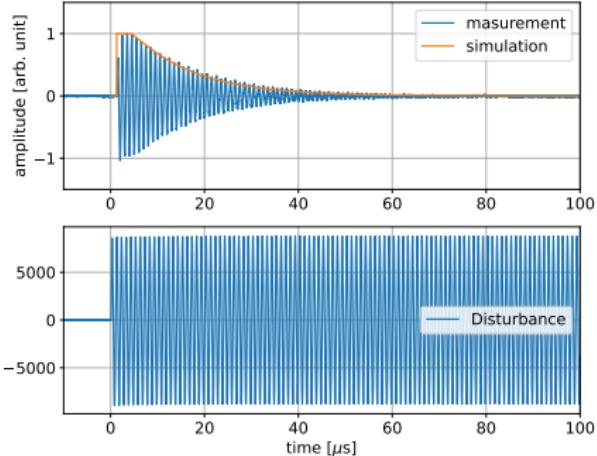


図 20: ステップ応答の測定とシミュレーションの比較。
 $(K_P, K_I) = (0.398, 4e-4)$

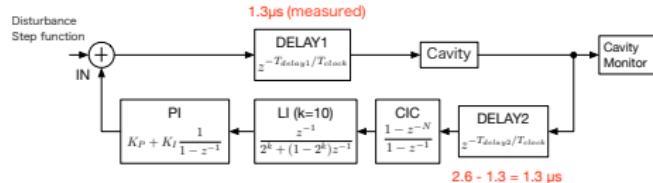


図 19: ステップ応答シミュレーションモデル

- ▶ 振動することなくゼロに収束
- ▶ シミュレーションと測定がよく一致

ビーム位置モニタ (BPM) 信号処理系

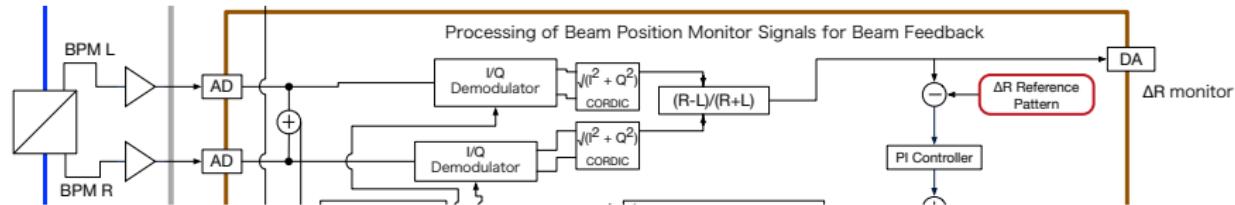


図 21: BPM 信号処理系の回路

- ▶ ダイアゴナルカットの直方体電極
- ▶ R 電極と L 電極の信号を I/Q 検波によって振幅を求める。
- ▶ $(R - L)/(R + L)$ よりビーム位置を得る。
 - ▶ ビーム位置を加速 RF 周波数でフィードバック制御する。
- ▶ RF との位相差より位相振動を検出
 - ▶ 位相振動をフィードバックで抑制

BPM 信号処理系のテスト - IQ 復調器の LPF (1)

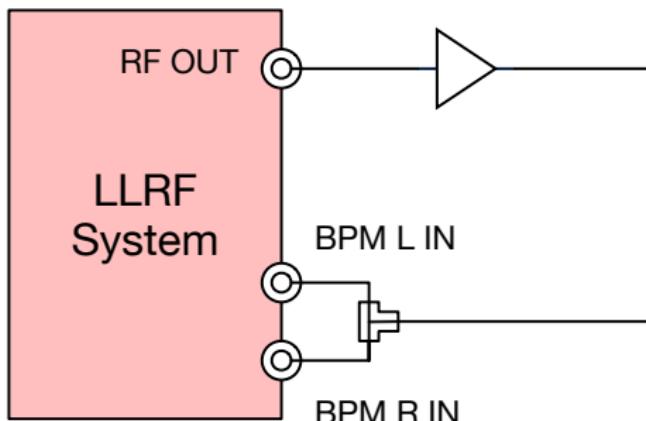


図 22: BPM 演算回路テストセットアップ

- ▶ BPM R と BPM L に同じ信号を入力
- ▶ 周波数をスイープ (0.8-6.25MHz)
- ▶ IQ 復調の LPF を比較
 - ▶ 2 stage Tracking CIC
 - ▶ Tracking CIC + Leaky Integrator ($k = 10$)

BPM 信号処理系のテスト - IQ 復調器の LPF (2)

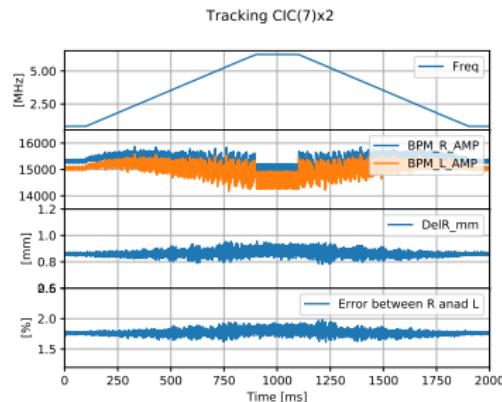


図 23: 2 stage Tracking CIC の場合の BPM 信号演算の安定性

- ▶ 0.1 % 程度の ΔR のドリフト
- ▶ 2 stage Tracking CIC は変動が大きい
- ▶ 通過帯域が広いので、ノイズの影響が現れているのではないか？
- ▶ Tracking CIC + LI を選択

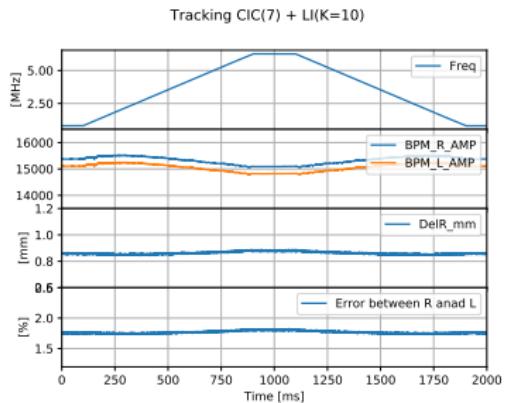


図 24: Tracking CIC + Leaky Integrator の場合

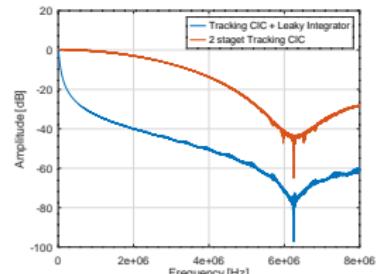


図 25: $f_{rev} = 6.25\text{MHz}$ での周波数特性の比較

位相振動検出のシミュレーション

- ▶ 位相信号の検出は BPM R と L の和信号を使う。
- ▶ IQ 復調器に Tracking CIC + Leaky Integrator を使った場合、位相振動を検出できるか？
- ▶ シミュレーションで確認する。

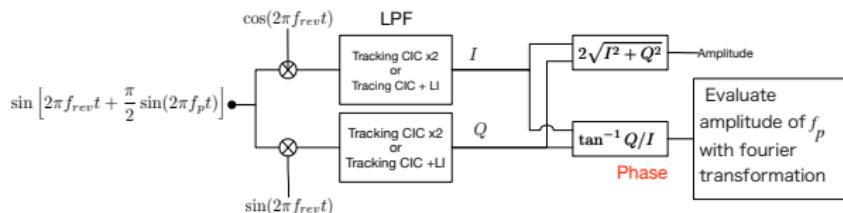


図 26: 位相振動検出シミュレーションモデル

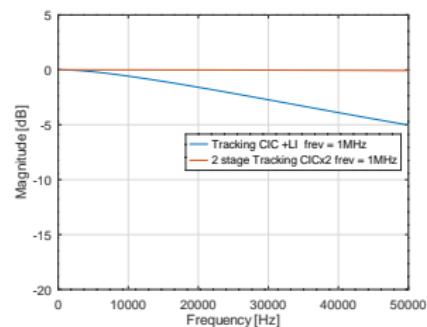


図 27: 位相振動検出の周波数特性

- ▶ 位相振動の周波数領域 (< 2kHz) での減衰は -2dB 程度で十分に少ない。
- ▶ 位相振動の検出は可能

まとめ

- ▶ FPGA を用いたデジタル高周波加速制御系を開発中
- ▶ オフビームでの調整を行なった。
 - ▶ Phase Offset/Gain LUT
 - ▶ Closed Loop Gain の測定と PI ゲインの探索
 - ▶ ステップ応答
 - ▶ シミュレーションと測定値はよく一致した。
 - ▶ BPM 信号処理系の IQ 復調器の LPF の選定

今後

- ▶ クロックが不安定になることがある不具合の対応のため VCO を交換中
 - ▶ ついでにクロックを 300MHz にアップ
- ▶ オペレーションインターフェースの開発
- ▶ ビームテスト