

## キッカーマグネット用バイポーラ型 SiC-LTD 電源の開発

### DEVELOPMENT OF THE BIPOLAR SiC-LTD POWER SUPPLY FOR THE KICKER MAGNET

虫邊 陽一<sup>#,A)</sup>, 黄瀬 圭祐<sup>A)</sup>, 森 均<sup>A)</sup>, 徳地 明<sup>A)</sup>, 高柳 智弘<sup>B)</sup>

Yoichi Mushibe<sup>#,A)</sup>, Keisuke Kise<sup>A)</sup>, Hitoshi Mori<sup>A)</sup>, Akira Tokuchi<sup>A)</sup>, Tomohiro Takayanagi<sup>B)</sup>

<sup>A)</sup> Pulsed Power Japan Laboratory Ltd. (PPJ)

<sup>B)</sup> JAEA/J-PARC

#### Abstract

We are developing a new power supply that can be used for RCS kicker magnet. The power supply is a pulse generator using SiC-MOSFETs based Linear-Transformer-Drivers (LTDs). The output unit part is equipped with the circuit which absorbs a reflective wave of the bipolar voltage. It is also possible to adjust the output waveform by adding circuit boards for voltage correction.

#### 1. はじめに

J-PARC RCS[1]キッカーマグネット[2]用に新しいパルス電源を開発している。

加速器システムにて大強度ビームを取り出すために、キッカーマグネット用電源システムには高電圧かつ高速のスイッチを使用しているが、新しい電源は高電圧大電流かつスイッチング損失が小さい SiC 半導体デバイスを使用することで、連続使用による性能劣化が欠点のサイラトロンスイッチより安定性の良い電源システムを期待できる。

本稿は主回路 LTD 基板 5 枚と補正 LTD 基板 4 枚で電源を構成した予備試験の結果に関するものである。

#### 2. 構成設計

##### 2.1 目標仕様

RCS キッカーマグネット用電源システムの要求特性を Table 1 に示す。

Table 1: Requirements of the Power Supply for RCS Kicker Magnet

Output Voltage	40 kV at the minimum
Output Current	4kA at the minimum
Pulse Width	1.5 $\mu$ s
Pulse Rise Time	under 250ns
Pulse Repetition Freq.	25Hz

##### 2.2 LTD 電源

LTD(Linear Transformer Drivers) とは、半導体スイッチと誘導電圧重畳回路を組み合わせて、高電圧、大電流、ナノ秒オーダーでの出力可能なパルス電源である[3]。

基板に多数の FET や IGBT 半導体スイッチング素子を並列に配置することで電流を増やし、基板を直列に積み上げることで電圧を増やして出力する電源である。

(LTD 電源の概略回路を Figure 1 に示す。)

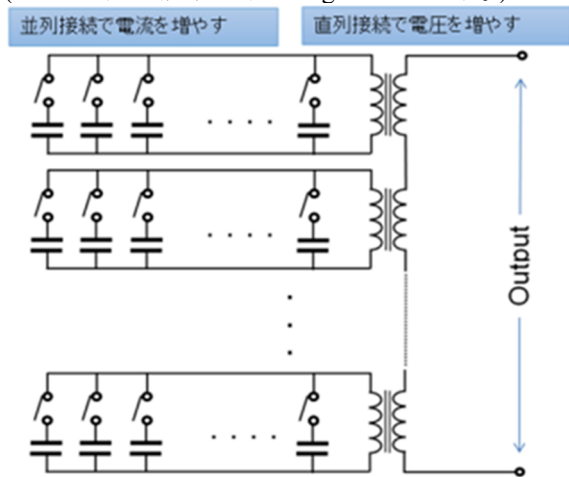


Figure 1: LTDs circuit.

##### 2.3 半導体スイッチング素子

半導体スイッチング素子は、大電流の電源出力を実現するために SiC 半導体デバイスを使用する。

SiC 半導体デバイスは Si 半導体デバイスより動作時の電力損失が少ないことが特徴である。

今回の設計にはローム製 SiC パワー MOSFET (SCT3030KL)を使用する。

この主要特性を Table 2 に示す。

Table 2: SiC-MOSFET Specifications (SCT3030KL)

Drain - Source Voltage (Max.)	1200V
ON-Resistance (Typ.)	30m $\Omega$
Pulsed Drain Current (Max.)	180A
Junction Temperature (Max.)	175 $^{\circ}$ C

<sup>#</sup> mushibe@myppj.com

## 2.4 設計仕様

初期試験として主回路 LTD 基板 5 枚と補正 LTD 基板 4 枚を直列に積み上げた電源にて試験を行う[4]。

初期試験の目標仕様を Table 3 に示す。

Table 3: Specifications of the Power Supply for Primary Test

Output Voltage	4 kV
Output Current	2kA
Pulse Width	1.5 $\mu$ s
Pulse Rise Time	under 250ns
Pulse Repetition Freq.	25Hz

### (1)主回路基板仕様

電圧 800V 出力の基板を 5 枚積み上げることで、電圧 4kV のパルス出力電源とする。

基板 1 枚の SiC パワー-MOSFET 並列数は 15 とする。

主回路基板の外観写真を Figure 2、回路ブロック図を Figure 3 に示す。

### (2)バイポーラ回路による反射波の吸収

キッカーマグネット用電源システムは、電源からキッカーマグネットへの負極性のパルス出力に対して負荷から電源へ正極性の反射波が発生する[5]。そのため、出力制御の FET には充電電圧と反射波電圧を合わせた電圧が発生する。FET を 2 直列にすることで、ドレイン-ソース間電圧を分圧して反射波に対する耐圧を確保する。

負荷から電源への反射波を吸収するため、電源の出

力端には負荷のインピーダンスに合った吸収抵抗を取り付ける。目標仕様の電圧 4kV、電流 2kA より、負荷のインピーダンスは 2  $\Omega$  とする。電圧 800V 出力の基板を 5 枚積み上げるため、基板 1 枚に 4.7  $\Omega$  サージ抵抗を 11 個並列接続することで 0.4  $\Omega$  相当の反射波吸収抵抗とする。

### (3)補正回路基板仕様

主回路基板よりも低電圧で出力動作する補正基板を追加することで出力電圧の細かな制御ができるようになる。補正基板のパルス出力のタイミングを変えることで出力波形の調整も可能となる。

本設計では電圧 40V オーダーで制御できるように、電圧 40V 出力の補正基板を 4 枚積み上げる。

補正回路基板の回路ブロック図を Figure 4 に示す。

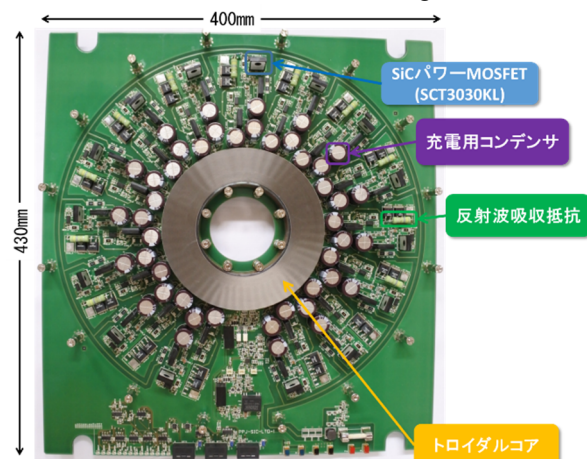


Figure 2: Appearance of a main circuit board.

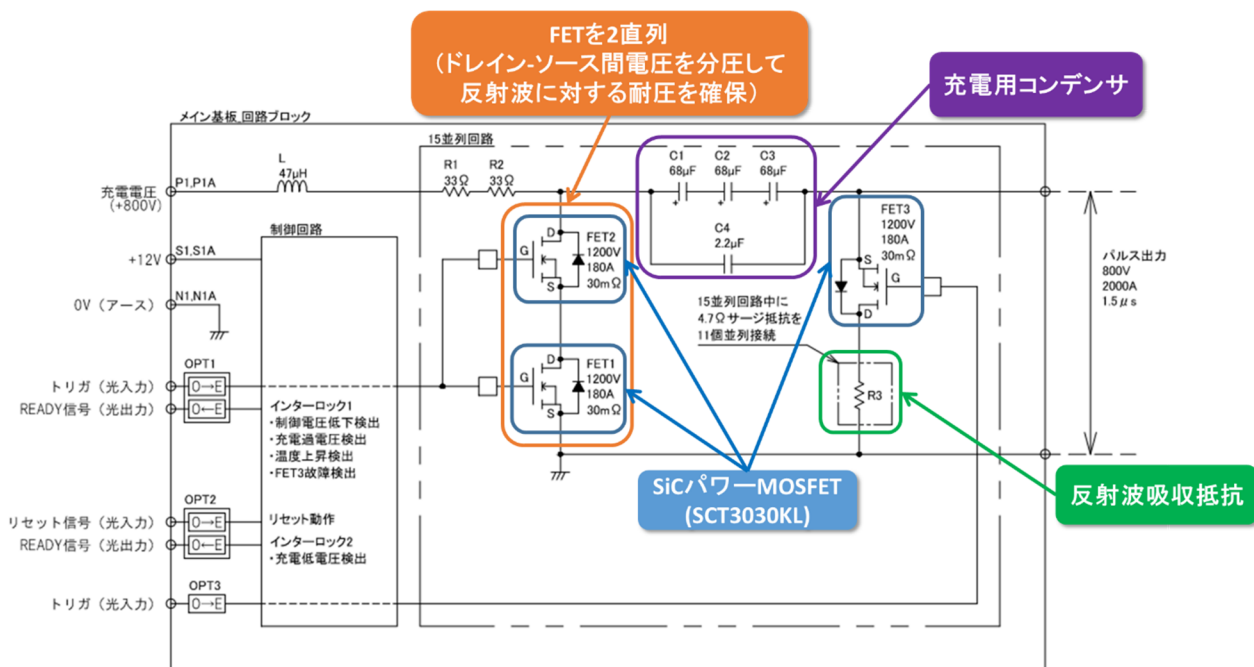


Figure 3: Block diagram of a main circuit board.

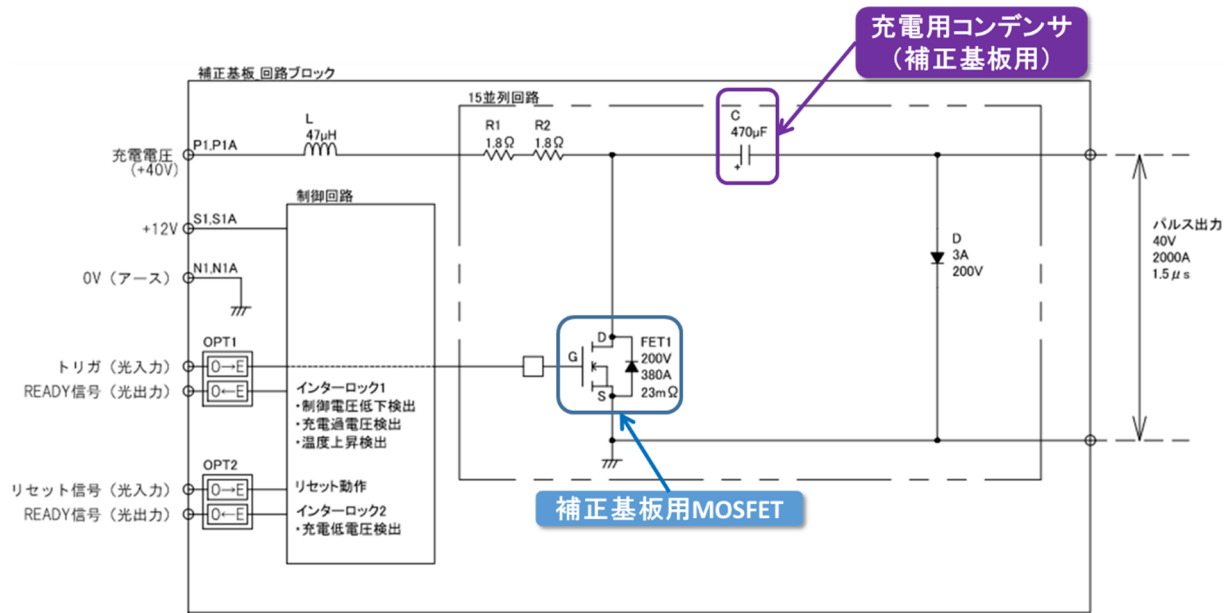


Figure 4: Block diagram of a correction circuit board.

### 3. 開発品の試験

#### 3.1 外形

開発した LTD 電源の外形写真を Figure 5 に示す。  
下段に主回路基板 5 枚、上段に補正基板 4 枚を積み上げている。



Figure 5: Appearance of the SiC-LTD power supply.

#### 3.2 試験方法

電気性能試験のブロック図を Figure 6 に示す。

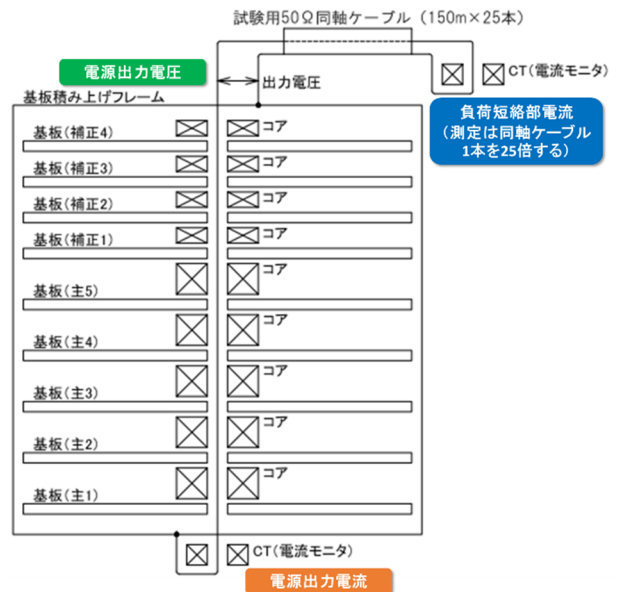


Figure 6: Block diagram of the LTD electrical test.

負荷は長さ 150m の試験用 50Ω 同軸ケーブルを 25 本並列に取り付け、負荷のインピーダンスを 2Ω とする。ケーブルの負荷側は短絡する。

主回路パルス幅 1.5µs にて、電源出力部の電圧と電流、負荷短絡部の電流を計測する。負荷短絡部電流は同軸ケーブル 1 本だけの短絡部を計測して値を 25 倍する。

#### 3.3 試験結果

主回路の充電電圧 800V、補正無しのとときの目標仕様と試験結果を Table 4、出力波形を Figure 7 に示す。

電源出力電圧の試験結果は 3.77kV と目標仕様の 4kV に対して 94%の電圧であった。電源出力電流は 1.68kA、負荷短絡部電流は 3.38kA と、共に目標仕様に対して 84%の電流を確認した。

Table 4: Target Specifications and Test Results  
(at main circuit 800V charge, without voltage correction)

	目標仕様	試験結果
電源出力電圧	4kV	3.77kV
電源出力電流	2kA	1.68kA
負荷短絡部電流	4kA	3.38kA
立ち上がり時間 (負荷短絡部電流)	250ns 以下	166ns (10%-90%)
繰り返し	25Hz	25Hz

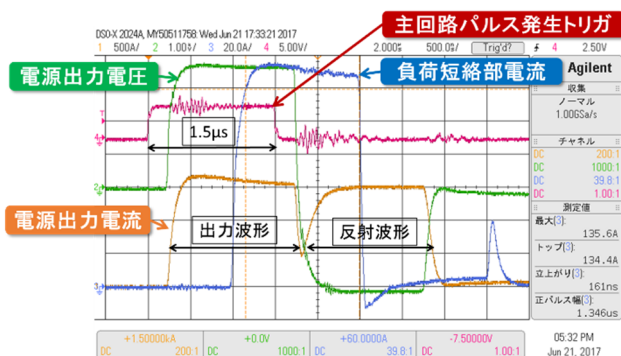


Figure 7: Waveforms of the voltage and current, main circuit 800V charge, without voltage correction.

主回路の充電電圧 360V、補正回路の充電電圧 40V で電圧補正したときの出力波形を Figure 8 に示す。

電圧補正は、主回路の充電コンデンサのドループが発生するタイミングで段階的に補正基板 1 枚ずつ、パルス発生トリガを投入した。電圧補正を行うことで、負荷短絡部電流のパルス波形をフラットトップにできることを確認した。

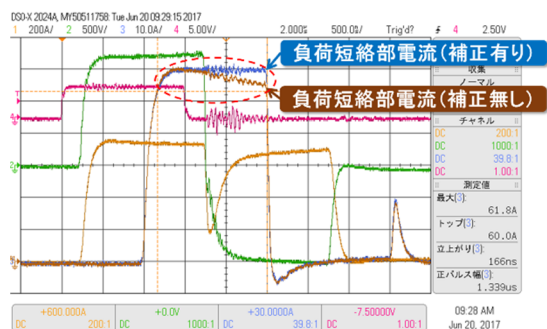


Figure 8: Waveforms of the voltage and current, the main circuit 360V charge, with voltage correction by correction circuit 40V charge.

#### 4. まとめと今後の予定

J-PARC RCS キッカーマグネット用電源に使用するサイクロトンの代替とするため、初期試験として主回路 LTD 基板 5 枚と補正 LTD 基板 4 枚を直列に積み上げて電源を製作し、試験を行った。

初期の性能試験としては RCS キッカーマグネット用電源システムの仕様に対して概ね設計通りの動作を確認したが、試験用 50 Ω 同軸ケーブルの抵抗成分が大きかったため、出力電圧・電流は目標値に達しなかった。今年度中に改良基板を製作して 4kV2kA 出力 25Hz 連続運転を実現して、主基板 50 枚、補正基板 20 枚、2 台を使用した実機電源の製作検討を目指す。

#### 参考文献

- [1] M. Kinsho, "Status of the J-PARC 3 GeV RCS", in Proc. IPAC'15, Richmond, VA, USA, paper THPF044.
- [2] J. Kamiya *et al.*, "Kicker Magnet System of the RCS in J-PARC", IEEE Transactions on applied superconductivity, Vol.16, No.2, June 2006, pp168-171.
- [3] W. Jiang *et al.*, "Pulsed Power Generation by Solid-State LTD", IEEE Transactions on Plasma Science, Vol.42, No.11, Nov. 2014m pp3603-3608.
- [4] T. Takayanagi *et al.*, "Development of a New Pulsed Power Supply Adopted SiC-MOSFET", in Proc. IPAC'17, WEPVA063.
- [5] Y. Shobuda *et al.*, "Measurement scheme of kicker impedance via beam-induced voltages of coaxial cables", Nuclear Instruments and Methods in Physics Research A 713 (2013) 52-70.