

J-PARC Main Ring への小型ファンレスサーバを用いた IOC の導入 DEPLOYMENT OF A TINY FAN-LESS SERVER AS IOC IN J-PARC MAIN RING

山田秀衛*

Shuei YAMADA*

High Energy Accelerator Research Organization (KEK) / SOKENDAI / J-PARC Center

Abstract

The control system of J-PARC Main Ring (MR) is based on EPICS toolkit. MR started its operation in 2008 using Intel-based VME Single Board Computer (SBC) as I/O Controllers (IOCs), which are front end computers to control equipment. However, after 8 years of operation, it became clear that VME Bus is not indispensable since major communication path with devices is Ethernet. At the same time, number of devices to be controlled and amount of data size are increasing along advancement of MR. Thus following requirements came out: space-efficient, powerful CPU, and large amount of RAM. A small fan-less server was selected as candidate for next IOC and deployed as test basis. This article describes status of its operation.

1. はじめに

J-PARC Main Ring (MR) の加速器制御システムは、フレームワークに EPICS [1] を、OS に Scientific Linux(SL) [2] を用いて 2007 年に構築され [3]、2008 年 5 月に MR のビーム運転を開始して以来運用されている。EPICS では、制御対象機器のフロントエンド計算機を I/O Controller (IOC) と呼ぶ。MR の制御システムを構築した当初は、IOC として VME シングルボード計算機 (Single Board Computer; SBC) のみを使用することが想定されていた。

8 年間のビーム運転の間に MR 加速器は性能を向上させてきたが、それに伴って制御対象となる機器の数と種類も増加し、その結果 IOC の種類も多様になってきた。2009 年には OS として Linux を採用している PLC CPU [4] が IOC として導入され、2010 年には Blade 計算機上の仮想マシンを用いた IOC [5, 6] が導入された。2015 年には、小型ファンレスサーバである PiNON サバ太郎® Type-P(以下サバ太郎)を導入した。MR で用いられている IOC の仕様を Table 1 に示す。

2. これまでの運転で明らかになった問題

2.1 IOC の概要

加速器制御ネットワークに接続されている IOC は、EPICS の通信プロトコルである Channel Access (CA) を用いて制御アプリケーションと通信を行う。一方、制御の対象となる機器が用いるプロトコルは

- VME バスアクセス
- VXI-11, GPIB
- シリアル通信 (RS-232C/485)
- TCP や UDP を用いた機器独自の通信プロトコル

など、機器の種類や用途によって様々である。IOC の役割を一言でいえば、これらの各種プロトコルと CA とを相互に変換するプロトコル変換機である。

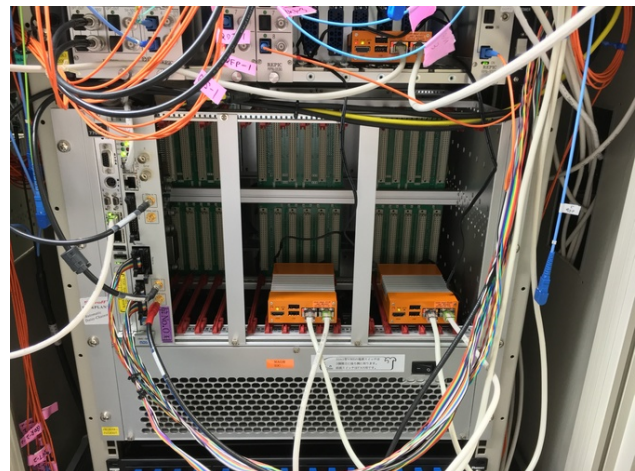


Figure 1: A triplicate 6-slot VME crate used in MR.

2.2 VME を必要としない IOC

MR の運転には約 170 の IOC が用いられている。そのうち VME SBC は、導入時期や処理能力の異なる 4 機種が合計 80 台使用されている (Table 1)。いずれも Intel CPU 上で Scientific Linux を動作させている。実際に VME バスを用いている IOC は 25 台ある VME-7700RC のみで、制御している VME モジュールはタイミングシステムの受信装置 [7] と、タイミングを遅延させるためのデジタルディレイである。残りの VME SBC は Field bus として Ethernet を用いて制御対象の機器と通信しており、必ずしも VME バスは必要ないことが明らかになった。

2.3 スペース不足

VME クレートには、6 スロットの VME バックプレーンが 3 つ並んでいて、各バックプレーンの電源を独立して投入・遮断できる 9U のもの (Figure 1) を採用した。MR では、障害発生時のダウンタイムを可能な限り短くするために、VME クレートを共通化し予備品の種類を減らすようにしている。そのため VME

*shuei@post.kek.jp

Table 1: Specifications of IOCs Used in MR as of August 2016

Model / Manufacture	Form Factor	Qty	Processor / # of cores	RAM	OS / Boot Media
Sabataro [®] Type-P / PiNON	Small, Fan-less	14	Celeron J1900 (2 – 2.42 GHz) / 4	8 GB	SL6 / SSD
Virtual IOC / –	Virtual Machine	27	– / 1 – 2	0.5 – 1 GB	SL6 / HDD
V7865 / Abaco	VME SBC	6	Core Duo T2500 (2 GHz) / 2	3 GB	SL6 / PXE
V7807RC / Abaco	VME SBC	18	Pentium M (1.8 GHz) / 1	1 – 1.5 GB	SL6 / PXE
SVA041 / Santitz	VME SBC	31	Celeron M (600MHz) / 1	512 MB	SL6 / PXE
VME-7700RC / Abaco	VME SBC	25	Celeron M (400 MHz) / 1	512 MB	SL6 / PXE
F3RP61-2L / Yokogawa	PLC-CPU	54	MPC8347 (533 MHz) / 1	128 MB	ELDK4.1 / CF

SBC を 1 台だけ使用する場合でも、この 9U の 3 連 VME クレートを使用している。また、IOC の電源を独立させるため、各クレートに挿す VME SBC は 1 台に制限していた。従って 9U のスペースには最大で 3 台の IOC しか設置することができない。MR の高度化に伴って制御の対象となる機器は増加しており、

- VME クレートに IOC を増設できない
- 制御室の 19 インチラックに VME クレートを増設できない

という問題が生じるようになった。

2.4 保守性の悪化

VME SBC を設置するスペース不足を解消する手段として、

- 1 台の IOC に複数の機能を持たせる
- 暫定的に 1 つの VME バックプレーンに 2 台の VME SBC を挿す

ようになった。その結果、

- IOC の持つ複数の機能の一部だけを停止することができない
- 複数の VME SBC が VME バックプレーンを介して電源を共有しているため、電源を遮断できない

など、IOC の保守が制約されるようになった。

2.5 仮想 IOC による解決とホストマシンの資源不足

MR では 2010 年に Blade 計算機上の仮想マシンを用いた IOC [5, 6] を導入した。必要に応じて IOC を増設し、またその機能を分離することが簡便になった。VME SBC のスペース不足と悪化した保守性の問題は解消した。

その一方で波形データの収集や主電磁石電源の電流パターン生成など、大容量のメモリや CPU の処理能力を必要とする IOC が増加しており、既存の VME SBC の能力では足りない場合にも仮想マシンを用いるようになった。その結果ホストマシンの計算機資源を使い切ってしまうようになり、仮想マシンの増設が儘ならなくなった。

3. サバ太郎による解決

これらの問題を解決する次世代の IOC として、2015 年に PiNON 製のサバ太郎[®] Type-P [8] を導入した。その外観を Figure 2 に、仕様を Table 2 に示す。サバ太郎はファンレスの小型サーバで、Intel CPU を用いた所謂 PC/AT 互換機である。MR ではサバ太郎の OS にも SL6 を採用した。VME SBC や仮想マシンで運用していた IOC のソフトウェアは移植することなくそのまま実行可能であり、既存の IOC からサバ太郎への移行は容易である。既存の VME SBC に比べると、CPU の処理能力も搭載可能なメモリ量も倍以上となり、これまで以上に大量のデータ処理が可能になった。



Figure 2: Three sabataros placed on a 19 inch rack shelf.

サバ太郎の導入により、VME クレートや NIM ビンの空きスペースなどに IOC を暫定的に置くことが可能になり (Figure 1)、IOC を設置するスペース不足と保守性の問題は解決した。19 インチラックに棚板を設置すれば 2U 程度のスペースに 5 台のサバ太郎を並べることが可能である。排熱の問題が未検証であるが、サバ太郎を横向きに立てることで 19 インチ幅に 12 台並べて運用できる可能性もある。9U のスペースに 3~6 台しか設置できない VME SBC に比べると IOC の高密度化を達成できるようになった。

サバ太郎の管理には、2014 年に導入した新制御端末の手法 [9] を活かしている。

- SSD ブートの採用。

Table 2: Specifications of PiNON Sabataro® Type-P

Processor	Celeron J1900 (2 – 2.42 GHz), 4 cores
RAM	8 GB (1333 MHz DDR3L SO-DIMM × 1)
Storage	128 GB (mSATA SSD × 1)
Network	GbE × 2
Display I/F	HDMI
USB ports	USB 2.0 × 2
Dimension	W80.6 mm × D110.6 mm × H34.4 mm
TDP	max 15 W Fan-less
Power Supply	DC 12 V (AC/DC Adapter)

VME SBC はディスクレスで、VME SBC のファイルサーバに置かれた共通のディスクイメージを用いてネットワークしていた。SL6 の標準的な手法でネットワークブートする場合、ブートイメージの 2 倍以上のメモリを必要とする [10]。また、ソフトウェアをインストールしたり設定を変更したりする度にブートイメージを作成し直す必要があり、保守性が悪かった。サバ太郎では SSD に OS をインストールし、SSD からブートすることとした。

- ディスクイメージの複製による OS のインストール。
サバ太郎の SSD に OS をインストールするには、サバ太郎を USB メモリからブートし、USB メモリあるいはファイルサーバ上に置かれたディスクイメージを書き込む。開発用のサバ太郎のディスクイメージを随時吸い出してバックアップを作成し、これをそのままインストール用のイメージとして用いることとした。
- Cluster SSH を用いた管理の省力化。
Cluster SSH は、複数のホストに同時に SSH で接続するツールである [11]。Cluster SSH は指定された各ノードの分だけの xterm を開いて ssh で接続し、さらに制御用のウィンドウを開く。制御用のウィンドウに入力した全てのキーボード操作が Cluster SSH 制御下にある全ての xterm に転送される。Figure 3 は Cluster SSH を実行中の画面のスクリーンショットである。

4. まとめと今後の展望

MR の高度化に伴って制御対象となる機器やデータサイズが増加し、

- IOC を設置するスペースが不足する
- 保守性が悪化する
- IOC の処理能力が不足する

といった問題が生じたが、サバ太郎の導入により解決することが可能となった。

2016 年 8 月現在は 14 台のサバ太郎を使用しており、さらに数が増えることが見込まれている。今後は順次 VME SBC をサバ太郎で置き換えていき、VME

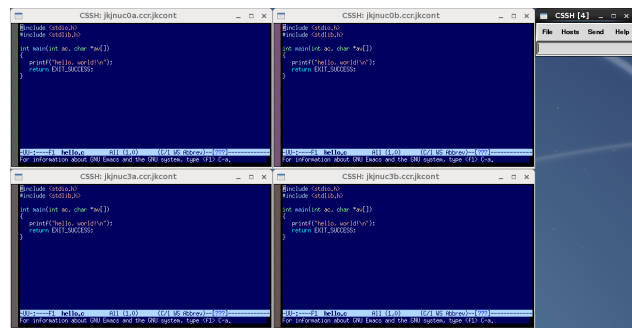


Figure 3: A screen-shot of Cluster SSH (CSSH) controlling four xterms. Four hosts are under control via SSH.

バスを必要とするタイミング系のモジュールは 9U の 6 スロット 3 連 VME クレートから 4~5 スロットの横置き VME クレートに入れ替えることで省スペース化を図る。また、サバ太郎を 19 インチラックの棚板に置くのでは無く、保守性と放熱性の向上が見込まれるラックマウントの可能性を検討する。

参考文献

- [1] EPICS - Experimental Physics and Industrial Control System; <http://www.aps.anl.gov/epics/>
- [2] <http://www.scientificlinux.org>
- [3] N. Kamikubota *et al.*, “J-PARC Control toward Future Reliable Operation”, Proceedings of ICALEPCS 2011, pp.378 (2011).
- [4] J.-I. Odagiri *et al.*, “Application of EPICS on F3RP61 to Accelerator Control”, Proceedings of ICALEPCS 2009, pp.916 (2009).
- [5] N. Kamikubota *et al.*, “Virtual IO Controllers at J-PARC MR using Xen”, Proceedings of the ICALEPCS 2011, pp.1165, wepmu039 (2011).
- [6] N. Kamikubota, “J-PARC MR 制御での仮想マシンの応用”, Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan, SAP092 (2013).
- [7] F. Tamura *et al.*, “J-PARC Timing System”, Proceedings of ICALEPCS 2003, TU115 (2003).
- [8] http://www.pinon-pc.co.jp/hp/?page_id=102
- [9] S. Yamada *et al.*, “Renovation of PC-Based Console System for J-PARC Main Ring”, Proceedings of PCaPAC 2014, WPO021 (2014).
- [10] <http://www.livecd.ethz.ch/diskless.html>
- [11] <http://sourceforge.net/projects/clusterssh/>