

APPLICATION OF EMBEDDED EPICS TO SUPERKEKB ACCELERATOR CONTROL

Jun-ichi Odagiri^{A)}, Hisakuni Deguchi^{B)}, Kazuro Furukawa^{A)}, Kazutaka Hayashi^{B)}, Hiromi Hisamatsu^{A)}, Takuya Ishibashi^{A)}, Tetsuya Kobayashi^{A)}, Toshihiro Mimashi^{A)}, Kota Nakanishi^{A)}, Takuya Nakamura^{C)}, Tatsuro Nakamura^{A)}, Toshiyuki Oki^{A)}, Tsuyoshi Sueno^{A)}, Mikio Tanaka^{C)}, Shinji Terui^{A)}, Naoki Yoshifuji^{D)}, Kenzi Yoshii^{C)}

^{A)} High Energy Accelerator Research Organization (KEK)
1-1 Oho, Tsukuba, Ibaraki, 305-0024

^{B)} Mitsubishi Electric Tokki System Corporation
4-11 Techno Park, Sanda, Hyogo, 669-1339

^{C)} Mitsubishi Electric System and Service Co., Ltd.
4-1-1 Taishido, Setagaya-ku, Tokyo, 154-8250

^{D)} East Japan Institute of Technology Co., Ltd.
1-4-22 Minatomachi, Tsuchiura, Ibaraki, 300-0034

Abstract

Recently, more and more modern frontend controllers tend to be equipped with high-performance CPUs running Operating Systems (OSs). It opens the way for running the core program of Experimental Physics and Industrial Control System (EPICS) on such controllers, which directly interface the various devices of accelerator components.

Embedding the EPICS core program on the controllers (Embedded EPICS) has two major advantages. One is that it enables Channel Access (CA) clients to reach the front-most part of the control system directly. The other is that the rich functionality of EPICS core program becomes available at the exact part where the I/O signals to be handled comes in and/or goes out. As a result, Embedded EPICS allows us to make full use of existing software, i.e. the Channel Access library and EPICS core program, to the full extent to reduce the effort for developing and maintaining control software and, hence, to improve the reliability of the system. For this reason, parts of the control system of SuperKEKB accelerator are under renewal based on Embedded EPICS. It includes monitoring the personal protection system, a newly developed digital low level RF control system, the vacuum control system, and a specific part of the magnet power supply control system. This paper describes the configurations and features of the Embedded EPICS-based control subsystems.

組込み EPICS 技術の SuperKEKB 加速器制御への応用

1. はじめに

KEKB 加速器の制御システムでは、制御ソフトウェアのプラットフォームとして EPICS が採用され、2010 年の運転終了に至るまで、その役割を成功裡に果たしてきた。KEKB 加速器は 2014 年度にルミノシティーを 40 倍に増強した SuperKEKB として運転が再開される。現在、このための加速器サブシステム的大幅な改良が進められており、加速器制御システムについても同様である。

KEKB 加速器建設当時はフロントエンド計算機となる Input / Output Controller (IOC) としては専ら VME の CPU ボードが使用され、これが VME の I/O モジュールや CAMAC、GPIB などのインタフェースを介して被制御機器を制御する構成を採った。

その後、技術の進歩により、Programmable Logic Controller (PLC) などの、より小型の制御コントローラが高性能の CPU を備え、OS までをも実行するようになった。その結果、IOC の下位に制御ロジックを実装した PLC などが配置され、フロントエンド

制御の階層性が深くなった。このように制御ハードウェア構成を複雑にすることは、ハードウェア自体の信頼性を損なうのみならず、制御ソフトウェアの開発と維持のコスト増と信頼性の低下をも招く結果となる。

この問題は PLC などの直接機器を制御するフロントエンド・コントローラの上で EPICS コア・プログラムを実行すること（組込み EPICS）により解決される^[1]。本稿では SuperKEKB 制御システムにおける組込み EPICS の中、横河電機社製 FA-M3 PLC を採用した事例を中心に、その構成と特徴を紹介する^[2]。以下に述べる事例では、何れも Input / Output Controller (IOC) として機能する F3RP61 CPU (Linux を OS として採用) とラダー・プログラムを実行する従来型 CPU を併用する構成を採っている。図 1 に、その一例として真管制御用の IOC を示す。このような構成を採る理由は二つある。一つは、高い信頼度を求められるインタロックには複雑なマルチスレッド・アプリケーションである EPICS が不向きであること。もう一つは、機器製造を請け

負う企業に EPICS による制御を委ねることが困難であることであるが、これについての例外的な事例を 4 節で述べる。また、そこでは PLC 以外のフロントエンド・コントローラとして MicroTCA の Advanced Mezzanine Card を IOC とした組込み EPICS についても紹介する。



図 1：真空制御用 IOC (イーサネット・ケーブルが接続されたモジュールが F3RP61 であり、その左隣がインタロックのためのラダー・プログラムを実行するシーケンス CPU)

2. 安全システムの状態モニタへの応用

安全システム (入退域管理システム) においては、何よりも確実性が求められる。このため、加速器トンネルのドアの開閉などを入力条件としたインタロックのロジックはラダー・プログラムで実装され、従来型のシーケンス CPU により実行される。EPICS の役割は、これまで商用ソフトで行われてきたモニタ機能のみの置き換えに留まる。インタロックを司る複数のシーケンス CPU と IOC (F3RP61) は別のユニットであり、両者は FL-net により接続される (図 2 参照)。ここで重要な点は、IOC から誤ってシーケンス CPU のロジックに影響を与える可能性を排除することである。これはシーケンス CPU が FL-net のリンクデバイスに対して書き込みのみを行い、読み出しを行わないように実装することで容易に実現可能である。その結果、仮に IOC から書き込み

を行ったとしても、それは単に無視されることになる。(実際には IOC には IOC が書込むためのリンクデバイスの割り当て自体を行わない。) 一方、シーケンス CPU が書き込みを行ったステータス情報の IOC からの読み出しはリンクデバイスへのメモリ・アクセスであるため高速である。実際、4096 点のビット・データの読み出しを一点ずつ個別に行った場合でも 0.5 秒以下の時間で読み出せることを確認した。これは EPICS のランタイム・データベースを作成する上で大変に都合が良い。たった一つの binary input 型レコードをテンプレートとして、マクロ展開により必要な点数分のレコード・インスタンスを自動生成するだけで済むためである。その結果、ランタイム・データベースの実装に要するコストは事実上、ゼロになる。

3. 真空制御システムへの応用

3.1 デジタル信号による制御

真空制御システムにおいても、単一の PLC ユニット上に IOC (F3RP61) とシーケンス CPU (F3SP71) を装着したマルチ CPU 構成を採る (図 1 参照)。CCG 電源のオン・オフ、ゲートバルブの開閉などのリクエストは、先ず IOC から共有メモリを介してシーケンス CPU に送られ、次にシーケンス CPU 上のラダー・プログラムが真空度などの諸条件に基づきその可否を判定したうえで実行する。IOC とシーケンス CPU が共有メモリで通信可能になったことにより、IOC プログラム、ラダー・プログラムの双方を大幅に簡素化することができた。

3.2 アナログ信号のモニタ

真空制御では、真空度、冷却水流量などのアナログ信号の点数が多い。1 モジュール当たり 8 チャンネルの FM-M3 のアナログ入力モジュールではコストとスペースの両面で無理があるため、入力点数密度の高いアナログ入力モジュール (32 チャンネル) があるナショナル・インスツルメンツ社製の Compact-RIO が採用された (図 3 参照)。Compact-RIO の上では CA-Server (EPICS の CA クライアントが LabVIEW のシェア変数にアクセスできるようにするサーバ) が実行可能であり、これにより、IOC は CA により Compact-RIO と通信できる。既に KEKB の全ての電源棟において IOC と Compact-RIO との通信試験に着手しており、SuperKEKB のコミッショニング開始まで継続して試験を行う予定である。

3.3 GPIB 及び RS-485 のサポート

原則としては GPIB やシリアルなどのレガシーなインタフェースの使用はできるだけ避けて制御システムを構築することが望ましい。しかし、現実には既存のデバイスの再利用、配線のコストなどから、これらを完全に排除することはできない。このため、FA-M3 PLC の GPIB 通信モジュール、シリアル通信モジュールのデバイス/ドライバ・サポートを開発し、IOC から直接制御を行うこととした。GPIB に

F3RP61 は FL-net のノードの一つ

人的保護を目的としたインタロック状態のモニタ

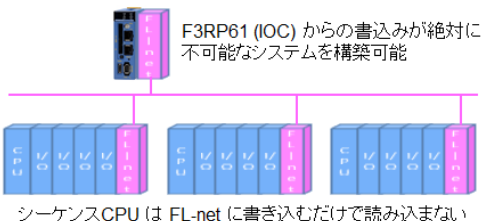


図 2：FL-net によるインタロック状態のモニタ

については既にその開発が完了し、長期安定性を確認するために、温度計測用のデータ・ロガー（横河電機社製 DA-100）との間で通信試験を行っている。



図 3： Compact-RIO（図中のイーサネット・ケーブルはシャーシ間を繋ぐ EtherCAT 用であり、Compact-RIO と IOC を接続するためのイーサネット・ケーブルは未接続の状態）

4. 新 LLRF システム制御への応用

新 LLRF システムでは、より高い安定性と精度を実現するため、フィードバック、インタロックを FPGA で実装するデジタル化が図られた^[3]。これに伴い、EPICS による制御のためのインタフェースについても見直しを行い、高速処理を行う FPGA のプラットフォームとしては Micro-TCA の Advanced Mezzanine Card (AMC) が、特段の高速性を要しない通常のインタロック、RF の立ち上げシーケンスなどについては PLC が選択された。AMC の各々は IOC として機能し、Gigabit Ethernet のバックプレーンを介して Channel Access による通信を行う^[4]（図 4 参照）。PLC は前述の真空制御と同様、IOC として機能する F3RP61 とインタロックを司るシーケンス CPU とのマルチ CPU 構成を採る。

新 LLRF システムの制御は、中央制御棟からの遠隔制御のみならず、現場でのローカル制御にも EPICS を使用する点に特徴がある^[5]。また、フロン

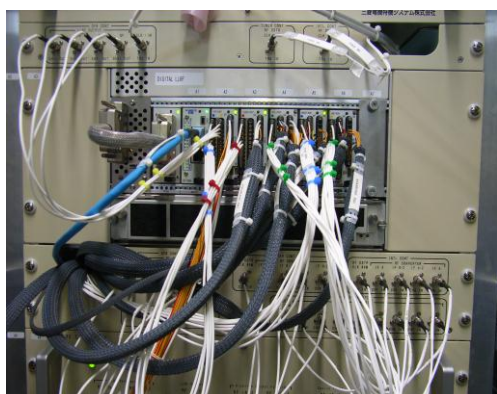


図 4： AMC を IOC とした組込み EPICS

トエンドから GUI にいたる全てのレイヤの EPICS ベースの制御ソフトウェアの開発を、機器製造を受注した企業（三菱電機特機システム株式会社）に委ねることに成功した数少ない事例でもある。

5. 大型特殊電磁石電源制御への応用

KEKB 加速器では電磁石電源の制御に独自に開発した Power Supply Interface Controller Module (PSICM) が使用されてきた^[6]。PSICM は ARCNET インタフェースを持つ組込み制御ボードであり、VME の ARCNET インタフェース・ボードを介して EPICS から制御される。SuperKEKB においても上記の制御方式は踏襲されるが、主偏向電磁石、ウィグラーなどの一部の大型電源では、長期間の安定性を確保するために電源自身の内部でデジタル・フィードバックの機能を持たせる。このため、これらの電源制御ではデジタル・フィードバックの状態モニタなどのための追加的な入出力信号が必要となる。PSICM の仕様を拡張してこれに対応することも可能であったが、対象となる電源が少数であることから、追加的な信号については PSICM とは別に新たなインタフェースを設ける方が開発、保守の両面から有利であると判断した。幸い、これらの電源自体の内部制御のために横河電機社製 FA-M3 PLC が採用されていたため、F3RP61 を IOC としてマルチ CPU 構成を採るシステムとすることによって拡張部分のインタフェースを容易に構築することができた。

6. まとめ

組込み EPICS 技術を SuperKEKB の安全システム、新 LLRF システム、真空システム、大型電磁石電源などの制御に応用し、ハードウェア・インタフェースと制御ソフトウェアの簡素化を図った。これらの簡素化により開発と維持のコスト削減と信頼性の向上が期待される。企図が達成されていることを実証するための試験を 2014 年度に予定されるコミッションニング開始まで継続して実行する予定である。

参考文献

- [1] <http://www-linac.kek.jp/linac-paper/2011/ical11-furukawa-microtca-slide.pdf>
- [2] J.Odagiri et al., “Application of EPICS on F3RP61 to Accelerator Control”, Proceedings of the 12th International Conference on Accelerator and Large Experimental Control System, Kobe, Japan, Oct. 12-16, 2009.
- [3] K.Hayashi et al., “Refinements of the new LLRF Control System for SuperKEKB”, in this proceedings.
- [4] H.Deguchi et al., “EPICS Embedding for SuperKEKB LLRF Components”, Proceedings of the International Annual Meeting of Particle Accelerator Society of Japan, Tsukuba, Aug. 1-3, 2011.
- [5] J.Odagiri et al., “Application of Embedded EPICS to LLRF Control System for SuperKEKB”, Proceedings of the International Annual Meeting of Particle Accelerator Society of Japan, Tsukuba, Aug. 1-3, 2011.
- [6] A.Akiyama et al., “KEKB Power Supply Interface Controller Module”, Proceedings of the 6th International Conference on Accelerator and Large Experimental Control System, Beijing, China, Nov. 3-7, 1997.