

RFSOCによるXバンドの高周波信号の モニタ機能の評価

EVALUATION OF X-BAND HIGH FREQUENCY SIGNAL MONITORING BY RFSOC

漁師雅次※, 岩城孝志, 神本圭貴, 北川隆太, 津本敦, 濱洲竜斗, 林和孝, 張替豊旗, 山浦正義, 山崎伸一

三菱電機ディフェンス&スペーステクノロジーズ株式会社

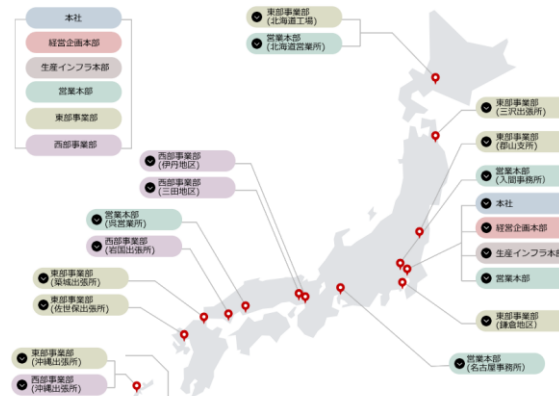
当社は社名が変わりました。どんな会社か

- 2023年7月1日に、三菱電機特機システム株式会社は、「三菱電機ディフェンス&スペーステクノロジーズ株式会社」に社名を変更しました。

- 主要事業：
 - 防衛 (レーダ・通信機器、維持整備、試験システムなど)
 - 宇宙 (衛星用マイクロ波機器、電源機器、デジタル機器など)
 - 海洋関連機器 (無線・救急用機器など)
 - 電子応用機器 (加速器制御・自立搬送台車など)

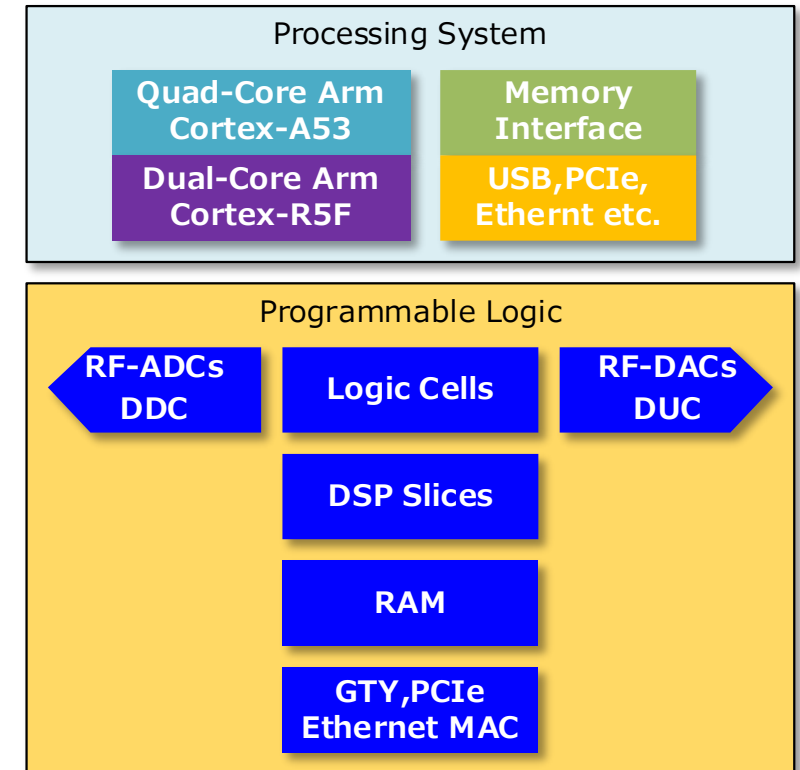
- 主要技術：
 - 高周波回路・ADC/DAC・デジタル回路・CPU・ソフトウェア・計測器制御など

- 加速器制御：
 - MTCAカード、光RF伝送・光路長制御、LLRFシステム、BPMシステムなど



<https://www.medstec.co.jp>

- RFSoc (RF System on Chip) とは、AMD (Xilinx) 製のデバイスです。高性能なFPGA (Field Programable Gate Array) に、ARM Cortex-A53とCortex-R5の二種類のプロセッサを内蔵しており、高周波信号をサンプリング可能な「ADC」および「DAC」を内蔵している。
- 第1世代のRFSoc性能
 - ADC : BW 4GHz、分解能12bit、4.096GSPS、8ch、DDC内蔵
 - DAC : BW 4GHz、分解能14bit、6.554GSPS、8ch、DUC内蔵
 - アナログ信号側の入出インタフェイスは差動信号
 - デジタル信号側の内部インタフェイスは高速シリアル信号
 - Cortex-A53 : 64bitアドレス命令対応、リッチなOS (Linuxなど)
 - Cortex-R5 : 32bitのリアルタイムプロセッサ
 - 2種類のプロセッサは128bitのAXI (Advanced eXtensible Interface) で内部接続
 - 外部 I/F : UART ・ USB2.0 ・ I2C ・ Ethernet ・ USB3.0 ・ PCIe Gen3 x16など
 - 外付けメモリ : DDR4-SDRAMまで接続可能

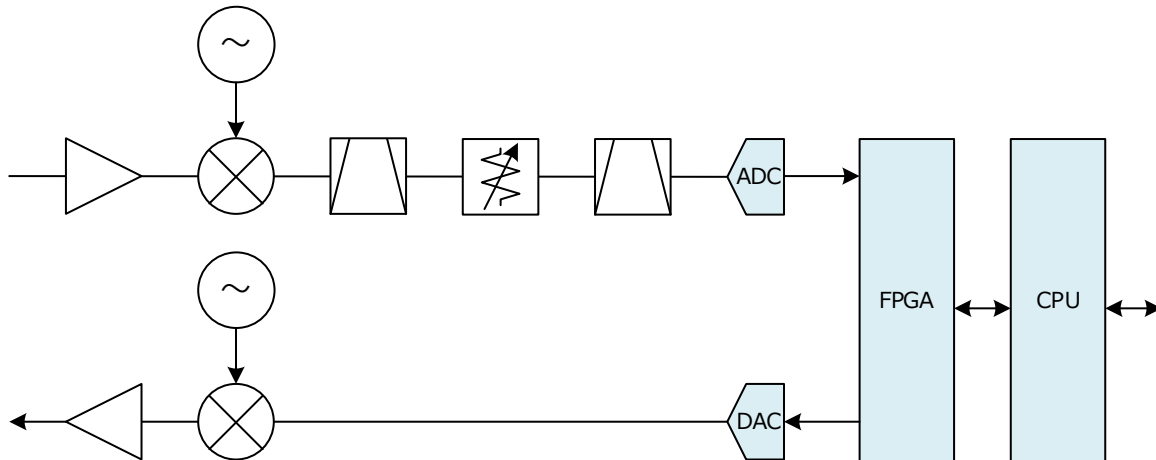


- RFSocを使うと、
 - ダイレクトRFサンプリングにより高周波コンポーネントを使った回路を削減できる。
 - 高性能なADC,DACと大規模FPGAが1chipとなっており、柔軟かつ高速な並列信号処理ができる。
 - 内蔵CPU（LinuxとRTOS）を使い、より柔軟なソフトウェア処理ができる。

●中間周波数のサンプリング

ADCサンプリングの前に、アナログ回路を使用して周波数選択をする。

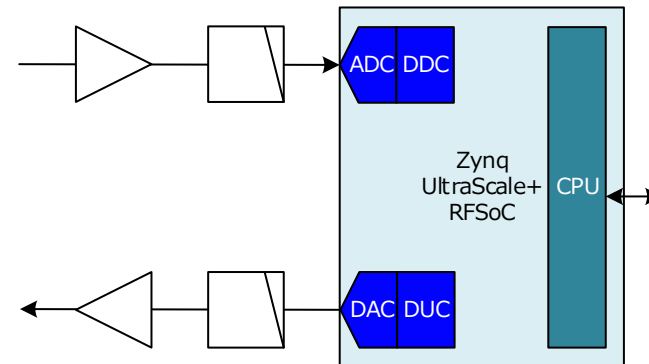
- 高い電力消費効率
- × 複数コンポーネントによるフットプリントの増加
- × 部品点数が多く設計の複雑化
- × 固定コンポーネントによる柔軟性の欠如



●ダイレクトRFサンプリング

ADCサンプリングの後に、デジタル回路を使用して周波数選択をする。

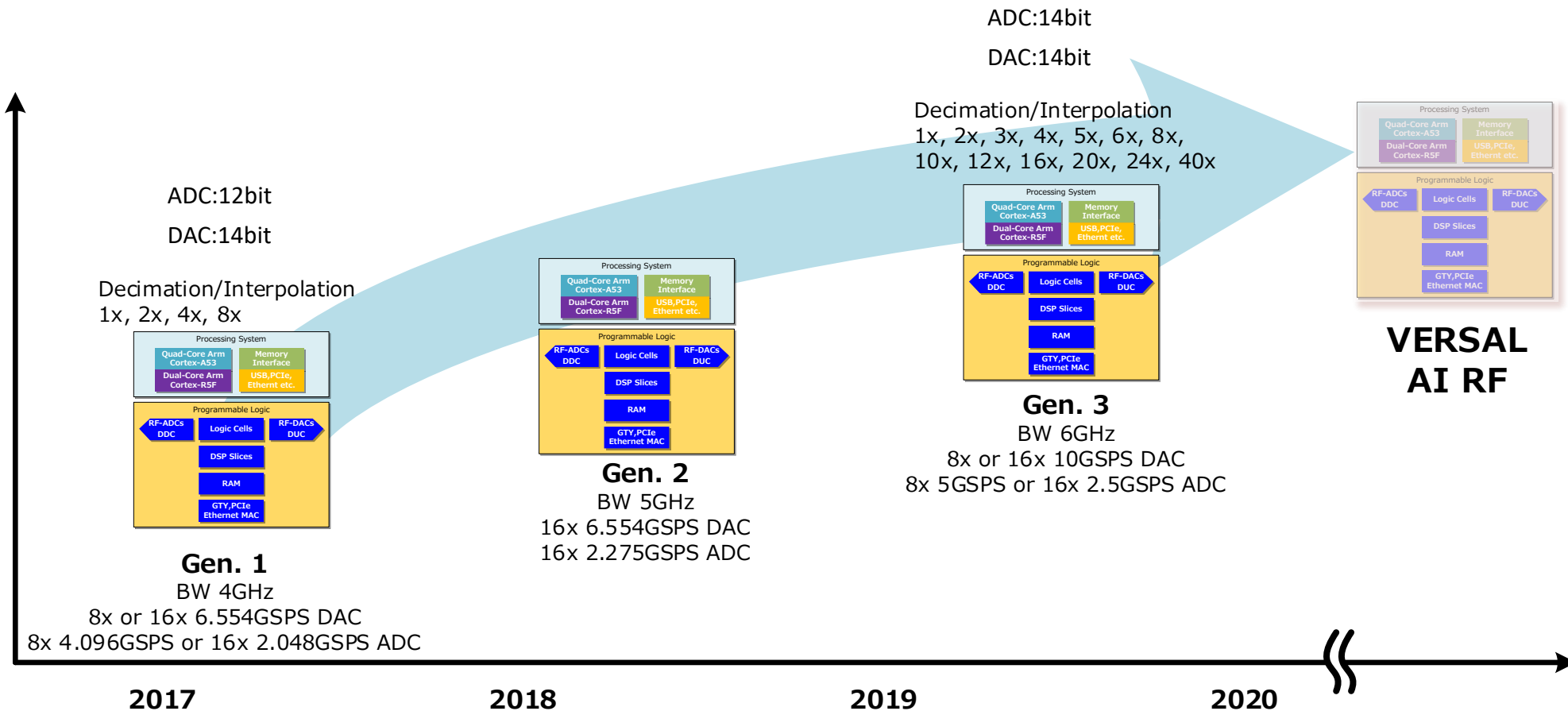
- 統合による消費電力の削減
- 統合によるフットプリントの縮小
- 部品点数が少なく設計の簡略化
- デジタル回路による柔軟性



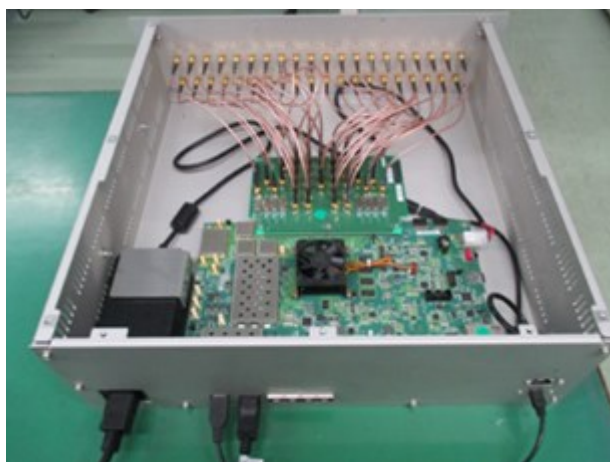
- RFSocのロードマップ

2017年に第1世代がリリースされ、現在第3世代（BW:6GHz）が最新である。

今後、AIエンジンを搭載したAdaptive SoC Versal Gen2と組合せたシリーズが計画されている。

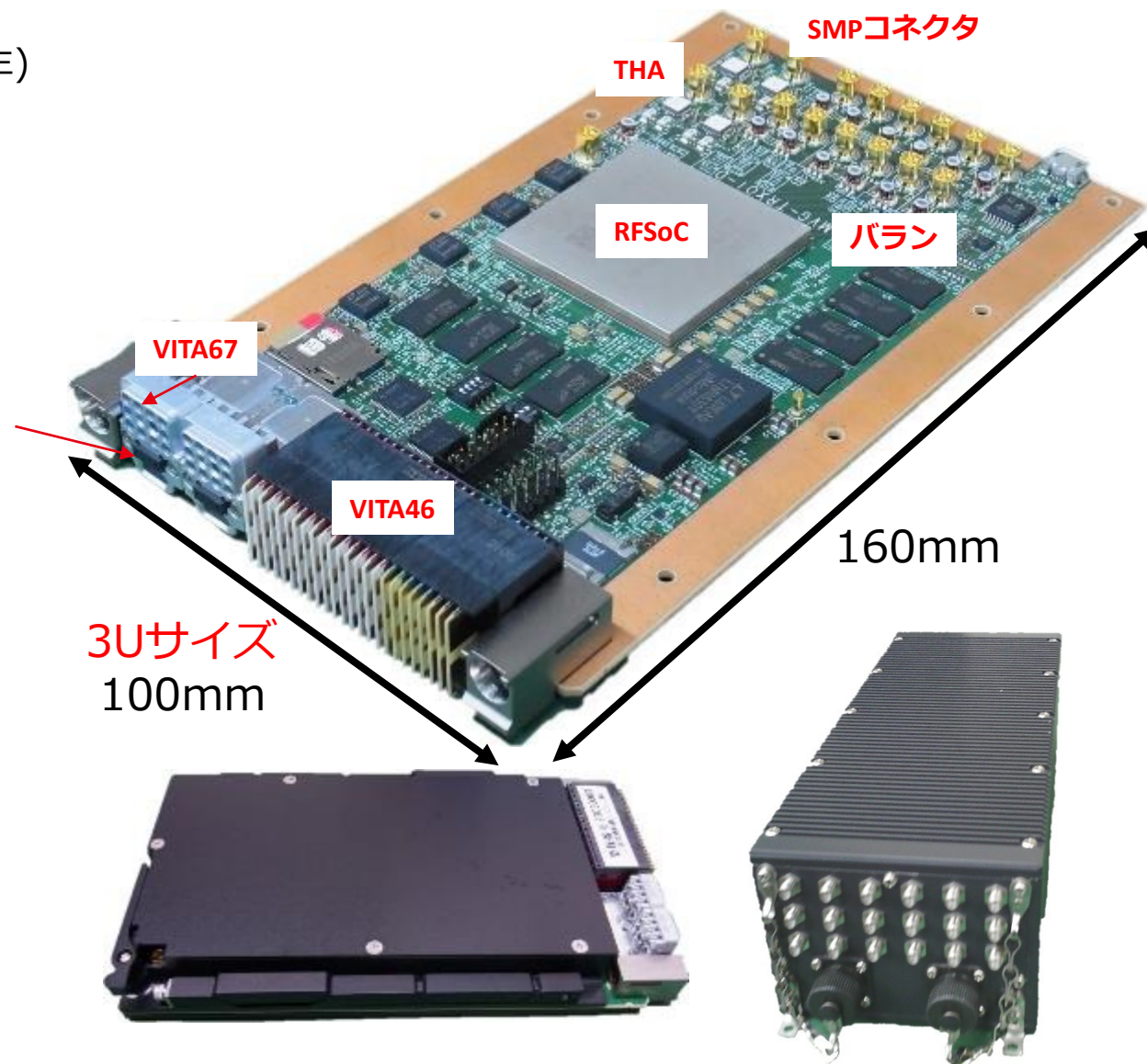
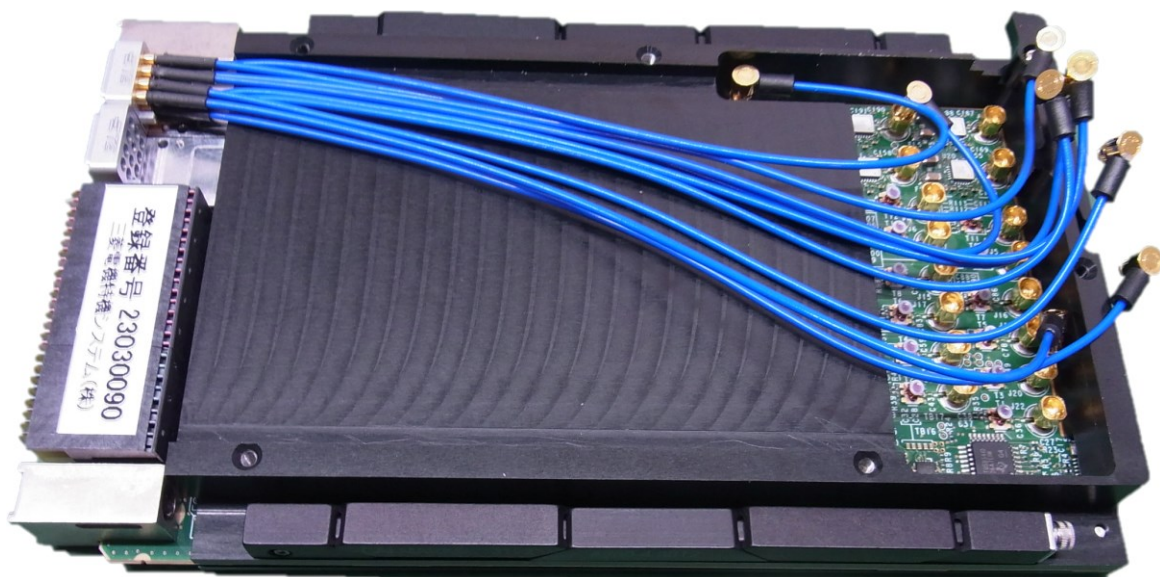


- RFSoc Gen.1 「ZU28DR」 を実装したユニット (2019年)
- RFSoc Gen.1 「ZU27DR」 を実装したAMC MTCAシェルフ対応 (2020年)



FPGA	XCZU27DR-1FFVG1517I
PL	Logic Cell : 930K BRAM : 38.0Mb UltraRAM : 22.5Mb DSP Slices : 4272 GTY Transceivers : 16
PS	Quad-core Arm Cortex-A53 Dual-core Arm Coretex-R5F
OS/Software	Ubuntu Linux 16.04 EPICS Base 3.14.12.3, Sequencer, Autosave
RAM	DDR4-3200 4GiBx2 (PL, PS)
FPGA Configuration	Micro-SD Card, Remote Update
ADC	8ch, 12bit, 4.096GSPS max., BW 4GHz
DAC	8ch, 14bit, 6.556GSPS max., BW 4GHz
Zone1 (AMC Connector)	Port [0:1]:1000BASE-BX, Port [2:3]: Storage Port [4:11]: PCI Express Gen3 Port [12:15]: P2P Port [17:20]:M-LVDS FCLKA TCLKA~D IPMB: IPMI v1.5 support
Interface	Trigger IN/Clock IN Trigger OUT/Clock OUT
Switch	8bit DIP-switch
Front Panel LED	Blue : Hot swap status Red : Error status Green : Running status
Size	PCIMG MTCA.0 Single-Width Full Size 73.8*28.95*181.5 [mm]

- RFSoc Gen.3「ZU47DR」を搭載したVPXモジュール（2022年）
THA（Track Hold Amplifier）と組合せた
- この回路を使ってxバンドの信号のモニタ評価をした。

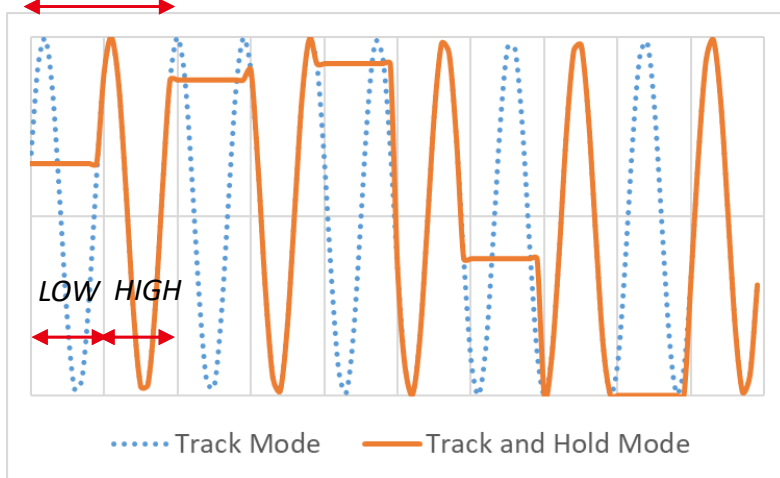


- 第3世代RFSocになって、入力可能な周波数は6GHz（Cバンド4～8GHz、5712MHz）まで向上した。
- しかし、Xバンド（8～12GHz、11424MHz）の高周波信号の直接モニタできない、
- アナログミキサーを使った周波数変換をして、AD変換してデジタル処理するしかないのか。

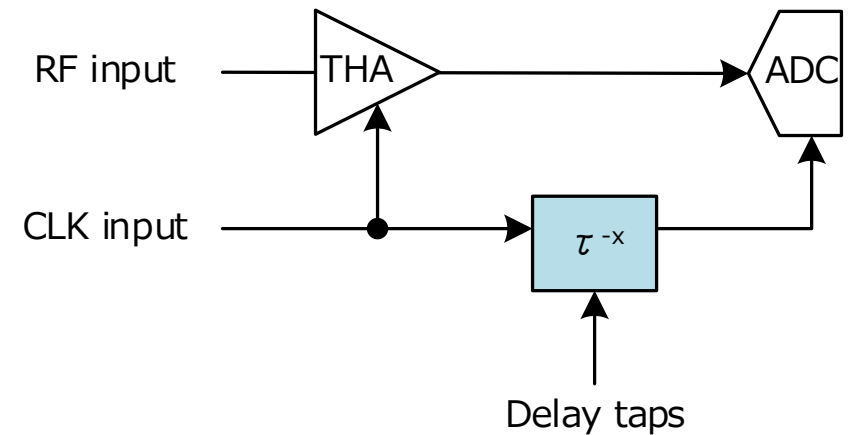
⇒どうしたら、Xバンドの高周波信号をRFダイレクトサンプリングできるか？

- THA (Track Hold Amplifier) を組み合わせたらどうか？
RFSOCの前段に18GHzまで入力可能なTHAを追加して、ホールドした信号をサンプリングすればいい。
- THAとは、
クロックがHIGHの時にトラックモード（入力追従）で、LOWの時にホールドモード（入力保持）になる。
このホールドした信号を後段のADCでサンプリングする場合、THAとADCのクロックの時間関係を調整する必要がある。
THAの出力遅延、プリント基板上の配線遅延、ADCのアパチャーディレイなどの遅延要素の考慮が難しい。
トラックモード部分の周波数をLPFで抑圧してADCに入力する。

4GSPS=2.5nsec

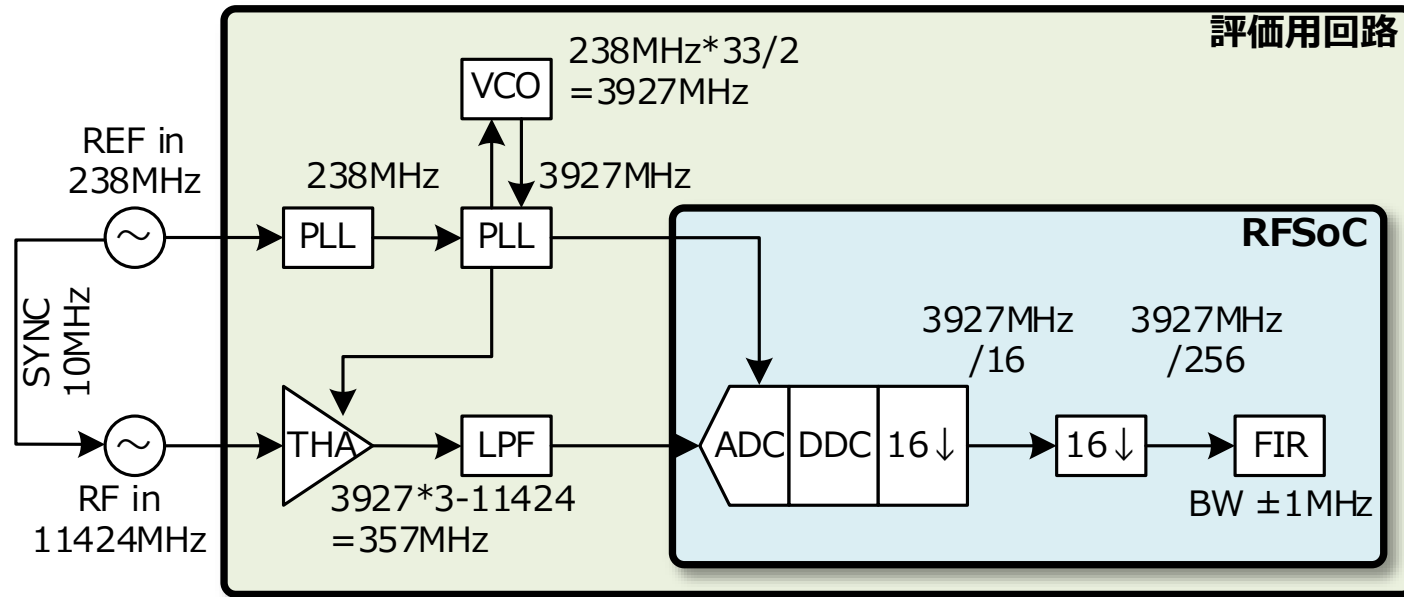


THAの出力波形イメージ



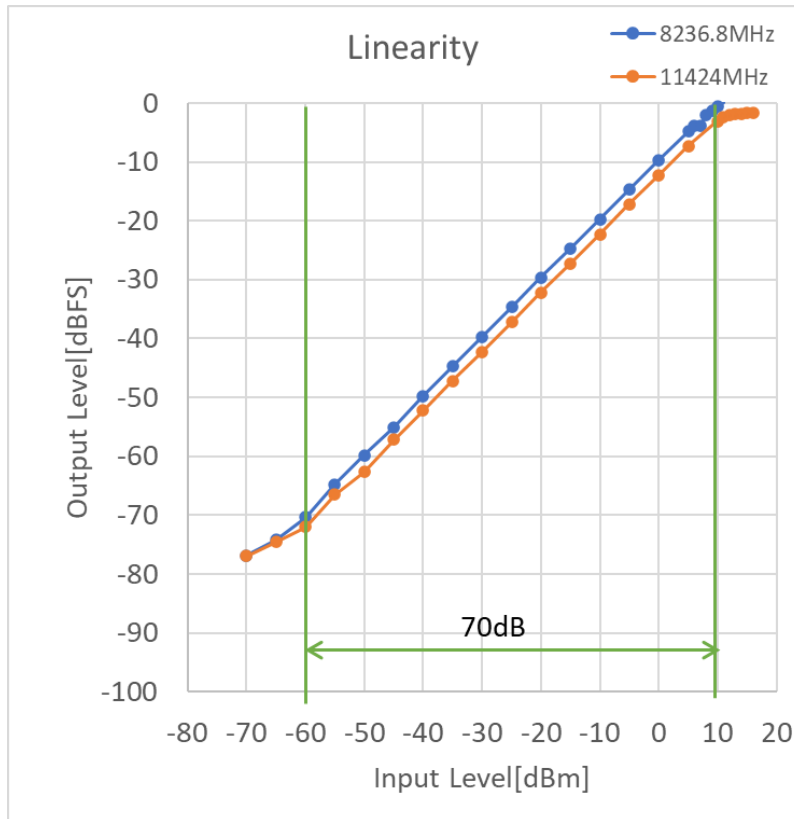
クロック遅延回路が必要

- 直線加速器の代表的な周波数である2856MHz⇒5712MHzから、さらに2倍の11424MHz（xバンド）で評価した。
- 2台のSGを周波数同期させて、入力RF信号11424MHzをクロック信号3927MHzでサンプリングする。
- 複素DDC（Digital Down Convert）した後、デシメーション（間引き）および帯域制限する。
- 最終的に、約15.36MSPSのBW±1MHzにして、振幅・位相安定度を測定した。

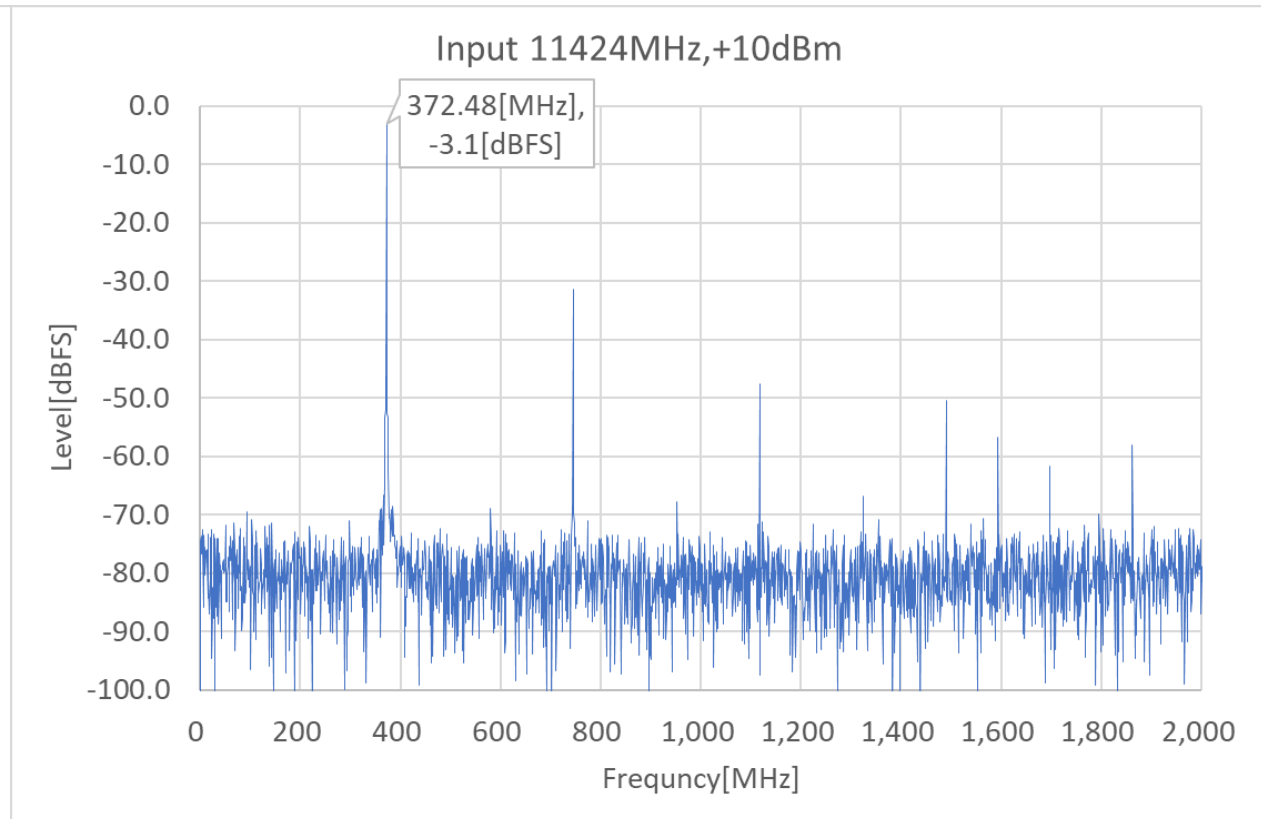


評価時の回路系統

- AD変換直後のデータ
 リニアリティは、70dB程度。（RBW = 3927MHz/4096pt \approx 959kHz）
 スペクトラムは、THAによる高調波が出ているが、デジタルフィルタで抑圧できる。



リニアリティの評価結果



11424MHz入力(第6ナイキスト)時のスペクトラム

複素DDC後のIQデータの振幅・位相精度の評価

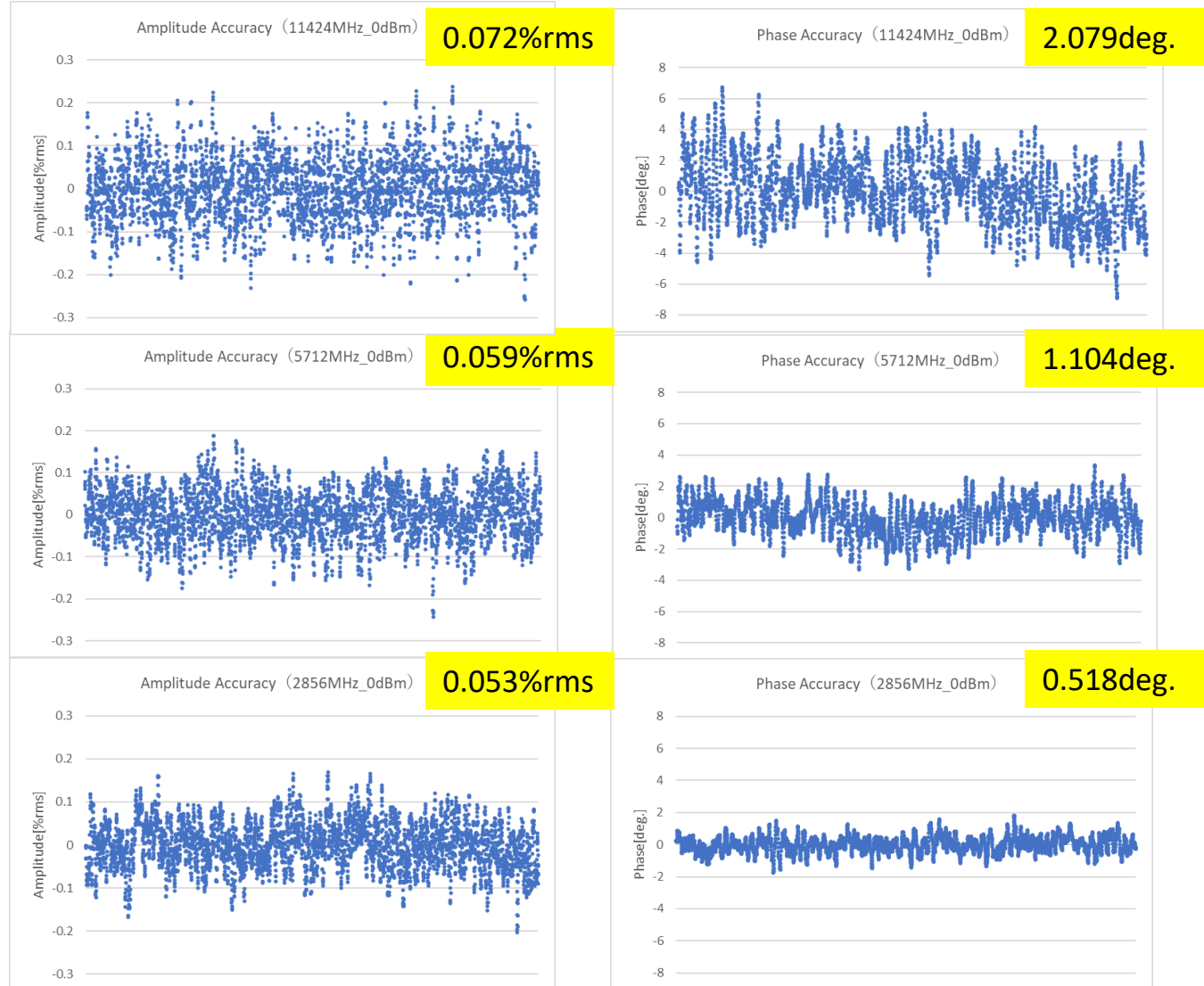
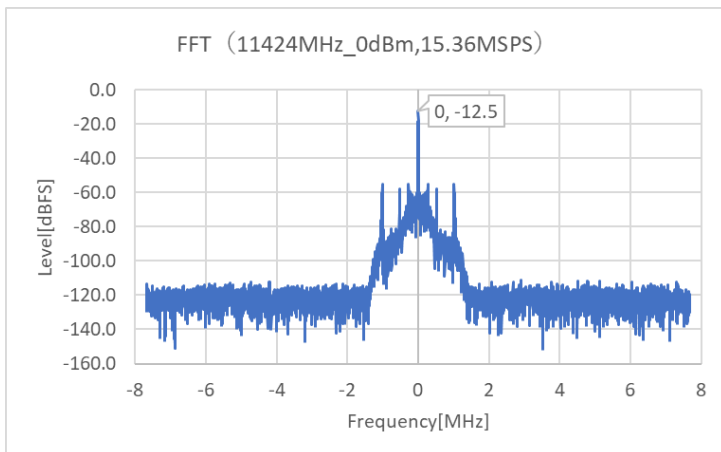
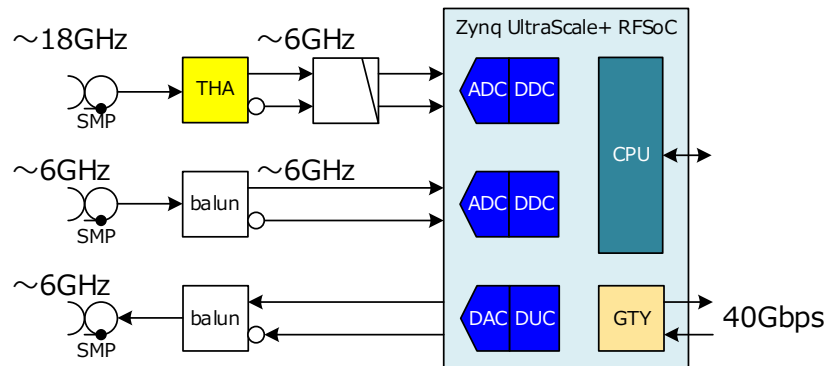
- デシメーション後の約15.36MSPSのIQデータ (BW=±1MHz) を評価した。

11424MHzはTHA入力

5712MHz・2856MHzはバラン入力

振幅精度は、THAとバランともに0.1%rms以下

位相精度は、Xバンドでは2deg程度となった



- 第三世代RFSocとTHAを組み合わせてxバンドの高周波信号がモニタできるか評価した。
- 5712MHzの2倍の11424MHz (xバンド) を、3927MSPSのクロックでサンプリングした。
- THAのホールド信号とADCのサンプリングクロックのタイミング調整は難しいので、ホールド信号をLPFにより低域のみ選択する回路構成とした。

- 結果、入力RF周波数を11424MHzの場合、振幅精度 = 0.072%rms.、位相精度 = 2.079deg.となった。
- 位相精度は、入力周波数5712MHzで1.104deg.、2856MHzで0.518deg.だったので、周波数が1/2になるごとに位相精度が1/2になるのでサンプリングの時間ジッタの影響と考えられる。

- 今回の評価回路の系統の影響で位相精度が良くないが、振幅精度は十分にRFダイレクトサンプリングモニタに使える。

技術で拓く、守る未来