

J-PARC リニアックの低電力高周波制御システムの現状

PREPARATION OF PAPERS FOR ACCELERATORS CONFERENCES

二ツ川健太^{*A)}, Ersin Cicek^{A)}, 方志高^{A)}, 福井佑治^{A)}, 溝端仁志^{A)}, 篠崎信一^{B)}, 平根達也^{B)}, 佐藤福克^{C)}
Kenta Futatsukawa^{*A)}, Ersin Cicek^{A)}, Zhigao Fang^{A)}, Yuji Fukui^{A)}, Satoshi Mizobata^{A)},
Shinichi Shinozaki^{B)}, Tatsuya Hirane^{B)}, Yoshikatsu Sato^{C)}

^{A)} High Energy Accelerator Research Organization

^{B)} Japan Atomic Energy Agency

^{C)} Nippon Advanced Technology Co.,Ltd.

Abstract

In the J-PARC linac, the nearly 15 years passed since the RF equipments were manufactured, and it is in a phase where failures increase due to aging deterioration. The preventive replacement of the PLC units, which play central roles in the LLRF system, was carried out in the DTL and SDTL sections. At that time, the PLC ladder was unified into one type to reduce human resources for management. The new digitizers with digital feedback and feedforward were implemented in SDTL02 and SDTL13 for debugging of the new LLRF system. The beam study of the interactive learning feedforward was performed and the expected results could be obtained. In the summer shutdown of 2020, we are planning to install 17 new digitizers for DTL3 and SDTL sections.

1. はじめに

J-PARC リニアックの低電力高周波制御 (LLRF) システムでは、上流の 324MHz の機器が製作から約 15 年が経過したため、経年劣化による故障対策として重要な機器の計画的な交換を開始している。その際には、単純に新品に置き換えるのではなく、実際に運用したことで明確になった問題点を改良できるように努めている。LLRF システムの制御の中心の役割を担っている PLC に関しては、インターロックを管理している重要な機器ということもあり、予防交換の準備を進めてきた。高周波 (RF) の安定性を担保する意味で最重要な役割を担い、デジタルフィードバック・フィードフォワード (DFB-FF) を実装した cPCI のデジタルボードは現在では製造中止になっている。そのため、急いで新しいデジタイザに換装するために開発を進めている。

リニアックの射出ビームの運動量が湿度に依存して変動していることが明らかになってから、LLRF のもう一つの課題は環境外乱による位相ドリフトや振幅変動の全体像を掴むことである。RF 機器の温湿度特性の評価を行い、現在のシステムでの対応策を検討すると共に、新しい LLRF システムの開発に測定結果を帰還している。

2. PLC の更新

2.1 324MHz の PLC の更新

2019 年の夏期シャッタダウン中に経年劣化による故障対策の一環として、DTL1~3 と SDTL01~16 の計 19 台の LLRF システムで PLC ユニットの交換を実施している。これらのステーションの PLC は、4 台単位で最上流の 1 台がマスター、残りの 3 台がスレーブの関係があった。しかし、実際に使用する上で

マスター/スレーブの関係が煩わしいことが多々あったため、交換時に全ての PLC がマスターになるように仕様を変更した。そのため、Figure 1 に示すように、スレーブだった PLC に対して PPS や HPRF との間にハード線の敷設、制御 LAN への接続の追加などを行った。

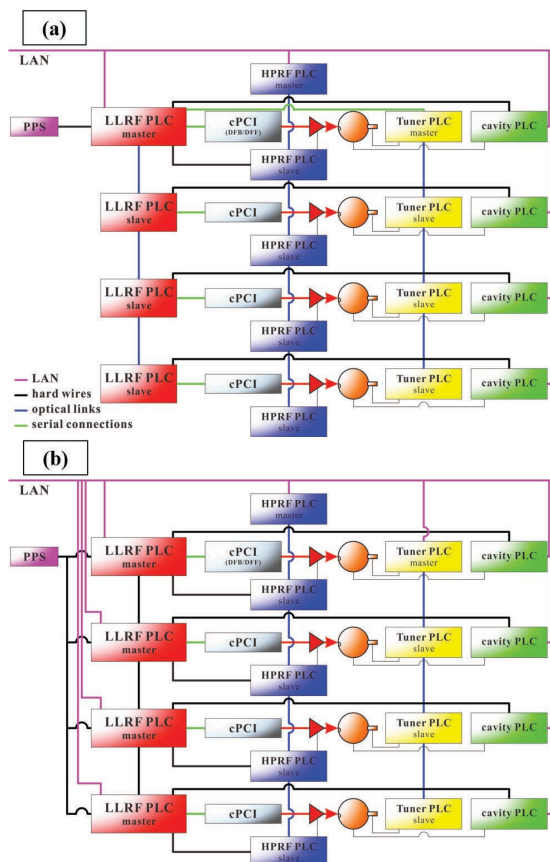


Figure 1: Connection between LLRF PLC and other devices (a) before and (b) after improvement, respectively.

* kenta.futatsukawa@kek.jp

2.2 チューナ制御方法の更新

324MHz系のチューナコントローラの制御部は横河電機株式会社のPLCで構成されている。リニアックのLLRFシステムでは、自動チューナ制御を実装して運用している。これは、可動チューナを使用して空洞の離調度の測定結果を元に共振周波数を調整する機能である。そのときの通信手段として、PLCのFAリンクモジュールを用いる方法を採用していた。チューナコントローラPLCも1台のマスターと3台のスレイブで構成されている。そのため、両システムのPLCマスター間にFAリンクケーブルだけが敷設されていた。LLRFシステムのPLCを全てマスターにすることに伴い、チューナコントローラとの通信方法の変更する必要があった。

FAリンクモジュールを使用することも検討したが、当該モジュールが生産中止になること、新しいデジタイザを実装したときにはこの方法が使えないことを考慮して、EPICS経由でデータを転送する方法を採用した。回線の混雑状況によってはデータ転送が遅くなりチューナ位置が安定しないことも懸念されたが、元々遅い制御であったこともあり問題なく制御できている。

2.3 LLRF PLC ラダーの統一

LLRFシステムのPLCラダーは、①MEBT1B1用、②MEBT1B2用、③MEBT1C1用、④MEBT1C2用、⑤RFQ-DTL用、⑥SDTL用、⑦ACS用の7種類が存在していた。それぞれのラダーの基本的な考え方に差異はないが、DI/DOのチャンネルの違い、324MHz/972MHzの取合い機器の違い、マスター/スレイブの関係の有無、PPSの取合いの違い、増幅器のクライストロン/半導体アンプの違いなどが異なるラダーを生み出した原因であった。PLCラダーは、LLRFシステムの制御の中心であり頻繁に変更している。これまで、ラダーを変更したいときは7種類のラダーの全部を変更する必要があり、その管理が大きな負担になっていた。また、PLCラダーに機能の増設を繰り返すことで、レジスタや構成ブロックの使い方、命名規則に統一性がなくなり、内容が煩雑になっていた。

そこで、7種類あったPLCラダーを1種類に統合して、全てのステーションを1つのPLCラダーで動作するように改修した。必要に応じてハード線の配線を変更して、PLCへの入力や出力のチャンネルも統一している。その結果、PLCラダーの規模を3分の2程度にする簡素化することができた。このPLCラダーの改修は機能的には改修前を再現できるようにするために、外部から見ると殆ど違いはないが、内部的には検討に多くの時間を割いて大規模な改修であった。これは、今後は5章で述べるLLRFシステムにDFB-FFを実装した機器を換装するためには、そちらに限りある人的資源を注ぐ必要があり、PLCラダーの管理の負担を減らしたいと考えたためである。また、4章に記載しているRFのMPS発報事象を調査するシステムを構築したことで、本件のデバックをスムーズに行うことができた。

2.4 自動チューナ制御・RFの自動立上げの機能移転

自動チューナ制御やRFの自動立上げの機能ではcPCIが制御の中心になり、PLCは単純に信号が通過するだけの役割であった。一方で、LLRFシステムの制御の中心はPLCであり、他のQuick Recoveryや自動コンディショニングなどの機器に跨った制御は基本的にはPLCラダーに実装されている。加えて、PLCの方が動作の確認や変更が容易なことも考慮して、自動チューナ制御やRFの自動立上げの機能をPLCラダーへの移転した。

3. 恒温恒湿環境下の整備

リニアックでは出射ビームの運動量が湿度に依存して変動していることが問題になっている。2019年の夏期シャットダウンの前までは、J-PARCリニアック高周波基準信号発生器(CDX-KEK021)が設置されているMEBT1の19"ラックに精密空調器を追加して恒温恒湿の環境を整えることで、発振器起因のRF基準信号の湿度変動を抑えていた[1]。

2019年の夏期シャットダウン後に、324MHz系の最下流空洞であるSDTL16および972MHz系の最上流空洞であるMEBT2B1のLLRFシステムが設置している19"ラックに精密空調器を追加して恒温恒湿の環境を整えた[2]。このラック内にモニタを追加して、恒温恒湿環境下にLLRFシステムが設置されている空洞ピックアップ信号とギャラリ環境下にLLRFシステムがある空洞ピックアップ信号を比較することで、温湿度の外乱による位相ドリフトを評価している。現在までに、972MHz間の位相ドリフトの補正の導入試験を実施して問題ないことを確認した[3]。2020年の夏期シャットダウン以降に位相ドリフト補正の本格的な導入を予定した。

4. RFのMPS発報事象の調査

2019年の夏期シャットダウン中にRFでMPS発報したときの波形データを取得するシステムを構築して、RFのMPS発報の原因を分析することを開始している[4]。随時、RFのMPS発報事象を分析することで、PLCラダーの更新におけるデバックをスムーズにすることができた。更に、分析データを蓄積させることで正確にRF機器の調子を把握することができ、故障の予兆をとらえて重故障になる前にRF機器の交換などの対応ができると考えている。これにより、RFのMPS発報でのビーム停止時間を削減でき、利用運転の稼働率の向上が期待できる。

5. 新しいデジタイザの導入

5.1 新しいデジタイザの導入

2020年の夏期シャットダウン中に、cPCIの代わりに三菱電機特機システム製の新しいデジタイザをDTL3とSDTL01~16に導入することを計画している。このデジタイザのFPGAの内蔵ARMプロセッサにlinuxをインストールして、EPICSを組み込んで制御・モニタしている[5]。一方で、既設のシステム

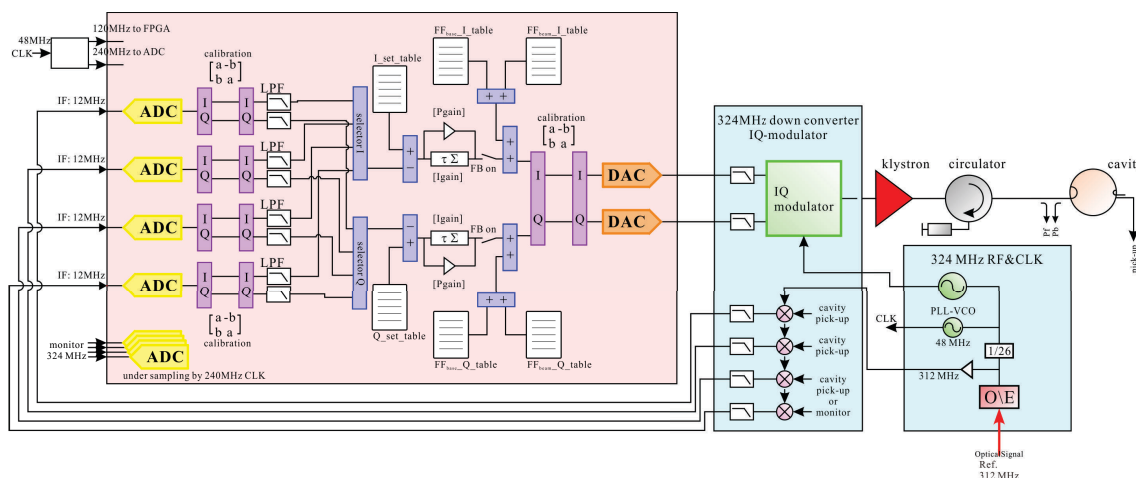


Figure 2: Digital feedback and feedforward block diagram in FPGA and connection with other analog modules.

は、PLC が制御の中心であり cPCI の設定パラメータの変更も PLC からのシリアル通信で実行していた。そのため、新しいデジタイザを導入するためには LLRF システムの大幅な変更が必要になる。そこで、実装に問題がないことを確認するために、2020 年の年始に SDTL02 に、同年のゴールデンウィーク明けに SDTL13 に先行機として新しいデジタイザを導入して運用を開始した。

Figure 2 に FPGA のブロックダイアグラムと他の機器との取合いを示す。2020 年は第一段階としてデジタルボードだけを変更して、アナログボードの 324MHz RF&CLK board と down conveter&IQ modulator board は既設の cPCI のボードを使用する。新しいデジタイザの FPGA のブロックダイアグラムは、既設の cPCI のものと比較して、モニタ点数及び要素数が増加しており、パラメータに配列で設定可能になっている。ADC のチャンネル数は既設の cPCI の 4 チャンネルから 8 チャンネルに増加している。各チャンネルの入力を Table 1 に示す。

Table 1: ADC Channels for the New Digitizer

ch1 and 2	cavity pickups
ch3 and 4	cavity input
ch5	klystron driver amplifier input
ch6	klystron input
ch7	klystron output
ch8	neighbor cavity pickup

5.2 PLC ラダー

新しいシステムでは、PLC ラダーは殆どがインターロックの管理だけの役割になり、インターロックと関連が深い Quick Recovery の機能だけは継続して PLC ラダーに実装されている。

5.3 現場での操作方法の変更

既設の LLRF システムでは、現場では PLC だけを操作するため、汎用のシュナイダーエレクトリックホールディングス (旧デジタル) 製のタッチパネルを採用していた。しかし、新しいシステムでは、現場で PLC だけでなく新しく導入したデジタイザも制御する必要がある。そこで、現場に PC を設置して、タッチパネル機能付きのディスプレイに接続し、CSS や java で作成された GUI で操作できるようにした。現場・遠隔の操作の選択権は EPICS の ASG 機能に持たせた。

5.4 自動チューナ制御の機能

既設の cPCI に実装していた自動チューナ制御の信号の流れは、cPCI で計算された離調度を元に、チューナコントローラに可動チューナの動作指令を送信するというものであった。新しい LLRF システムでは、新しく導入したデジタイザが離調度を算出する。現場の PC のバックグラウンドで実行されているプログラムが、EPICS 経由で離調度を取得して、その値が設定閾値より大きくなるとチューナコントローラに動作指令を送る役割を担う。

5.5 自動 RF 立上げの制御の機能

既設の cPCI に実装していた自動での空洞コンディショニング機能は、新しい LLRF システムでは C shell のスクリプトとして実装している。現場の PC のバックグラウンドで実行されているジョブが EPICS レコードの監視をしていて、自動 RF 立上げ ON の指令があるとスクリプトが実行される。

5.6 自動コンディショニング機能

既設の cPCI に実装していた自動での空洞コンディショニング機能は、新しい LLRF システムでは java のアプリケーションとして実装している。

5.7 自己学習型の FF_BEAM

FF_BEAMに必要な値は、ビーム電流の変動や高周波機器(特に HPRF)の変動などの影響で一定ではない。しかし、現実的に J-PARC リニアックでは、ビーム調整中に決めた FF_BEAM 値を利用運転中に使用している。今回、新しいデジタイザの導入により、配列によるパラメータの詳細設定が可能になり、既設の LLRF システムではできなかったことが可能になった。そこで、自己学習型の FF_BEAM システムを開発して、SDTL02 でデモンストレーションを実施した。

FF_BEAM を時間領域で計算すると誤差の積算があり有限回の計算で発散することの回避が困難である。そのため今回の試験では、FF_BEAM を周波数領域で計算している。一般的に、入力信号(時間領域 $x(t)$)、周波数領域 $X(\omega)$ と出力信号(時間領域 $y(t)$)、周波数領域 $Y(\omega)$ 、インパルス応答 $(h(t))$ 、応答関数 $(H(\omega))$ を定義すると、

$$y(t) = h(t) * x(t) \quad (1)$$

$$Y(\omega) = H(\omega) \times X(\omega) \quad (2)$$

となる。FFT 及びその逆変換を用いると出力信号と応答関数から入力信号を算出できる。しかし、クライストロンの高圧電源システムはコンデンサバンクを使用する方式を採用しているため、マクロパルス内で高圧のサグがあり、クライストロンから出力はパワー・位相ともに変動している。言い換えると、これは応答関数がマクロパルス内で変動することを意味していて、式(1)と(2)を使って FF_BEAM を計算することが困難である。そこで解決策として、Figure 3 に示すように DAC 前の回転行列を時間的に変動させることで模擬的に応答関数のマクロパルス内での時間変動を小さくして、応答関数の時間依存性が無いと仮定した。また、クライストロンの入出力は線形ではないが、今回はこれも無視できると仮定して計算した。Figure 4 にビームが無い状態で求めた応答関数を示す。

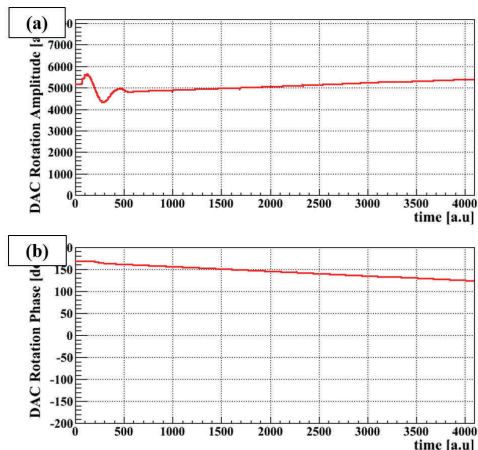


Figure 3: Rotation parameters of (a) amplitude and (b) phase before DAC, respectively.

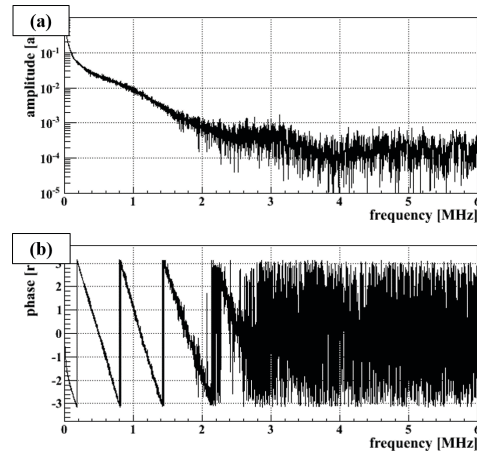


Figure 4: Response functions of (a) amplitude and (b) phase measured without the beam, respectively.

最適と計算される FF_BEAM($FF^{new}(t)$) は、その前までの FF_BEAM($FF^{previous}(t)$)、FB によって FPGA によって加算された値 $(FB(t))$ と出力信号 $(y(t))$ から式(2)を用いて計算された入力信号 $(x(t))$ を用いて、

$$FF^{new}(t) = FF^{previous}(t) + FB(t) - x(t) \quad (3)$$

と表すことができる。 $FB(t)$ も高周波成分をカットする目的で、一度 FFT と逆変換の計算過程を通過している。カット周波数を 0.4MHz、0.5MHz、0.6MHz で試験をしているが、ほとんど差異が見られなかった。そこで、下記の複数回の試行はシステムとして安定させるために帯域を狭くした 0.4MHz のカット周波数で実行している。

Figure 5 の黒線はビームが無いときの空洞ピックアップの IQ 値を、Figure 6 はそのときに計算された FF_BEAM の最適 IQ 値を示す。また、Figure 5 の赤線は 1 回の試行で最適と計算された FF_BEAM を適用したときの空洞ピックアップの IQ 値である。1 回目の試行では最適と計算される FF_BEAM がきれいな矩形にならず、ピックアップ信号もマクロパルスの先頭で振動していることが分かる。これは、計算された入力信号が過小評価しているためであり、クライストロン出力が線形でなかった影響が大きいと考えられる。その後は、3 回程度の試行で十分に収束させることができた。実際の運用上は、FF_BEAM の最適値の変動はゆっくりした変化を想定しているため、この状態は問題ないと考えている。

その後、連続で 3000 回の試行運転を実施した。その時の結果を Figures 7-8 に示す。10 回の試行時の結果と 3000 回の試行時の結果で差異はなく、誤差の蓄積がないことを確認することができた。

今回、試験した自己学習型の FF_BEAM は、実際のビーム運転でも運用に耐えられると考えている。

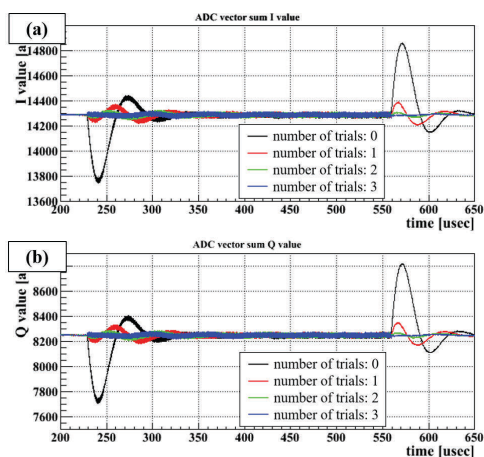


Figure 5: (a) I and (b) Q values of vector sum, respectively. The line colors mean the number of trials of interactive learning FF_BEAM.

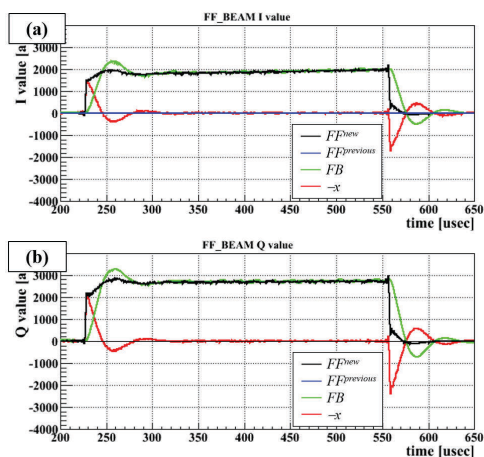


Figure 6: (a) I and (b) Q values of interactive learning FF_BEAM for the 1st trial, respectively.

6. まとめ

2019年にSDTLとDTLセクションにおいて、PLCユニットの予防交換を実施して、その際にPLCラダーの統一を行った。温湿度の位相ドリフトと振幅変動の全体像を掴むために、精密空調器を追加設置した。また、インターロック事象の統計的・系統的に分析するためにデータ収集系を整備して、利用運転の稼働率の向上に努めている。

SDTL02とSDTL13に新しいデジタイザを先行導入して、システムのデバックを行うと共に、自己学習型FF_BEAMの試験を実施した。2020年の夏期シャットダウン中に、DTL3とSDTL01~16のステーションに新しいデジタイザを導入したシステムの運用を開始する予定である。

謝辞

PLCのラダーを変更にするにあたって、空洞グループと制御グループの方々には取り合いの変更や

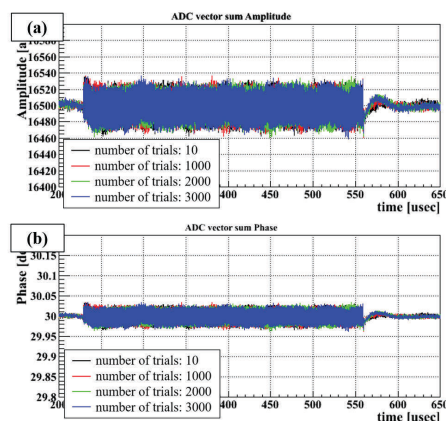


Figure 7: (a) amplitude and (b) phase of vector sum, respectively. The line colors mean the number of trials of interactive learning FF_BEAM.

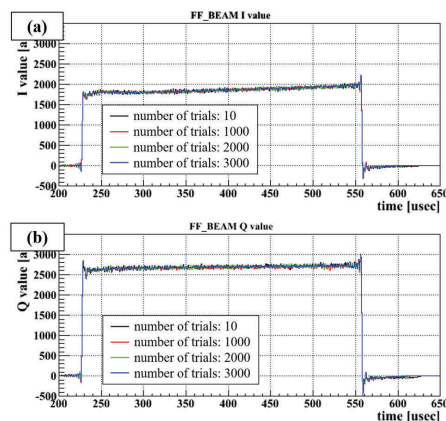


Figure 8: (a) I and (b) Q values of interactive learning FF_BEAM, respectively.

オフライン試験に協力して頂きました。特に、新しいデジタイザを導入するときに、制御グループの高橋大輔氏に、EPICSに関して相談に乗って頂くだけでなく、オフラインの試験などにも協力して頂きました。ここに感謝を申し上げる次第であります。

参考文献

- [1] K. Futatsukawa *et al.*, “Investigation into Humidity Characteristics of RF Devices at J-PARC Linac”, Proc. of the 16th Annual Meeting of Particle Accelerator Society of Japan, Kyoto, July 31-Aug. 3, 2019.
- [2] Y. Fukui *et al.*, “Present Status of J-PARC Linac LLRF System”, THPP38 in these proceedings, Sep. 2-4, 2020.
- [3] K. Futatsukawa *et al.*, “Phase drift correction system of LLRF for humidity at J-PARC Linac”, WE007 in these proceedings, Sep. 2-4, 2020.
- [4] Y. Sato *et al.*, “Analysis of the J-PARC linear accelerator RF down phenomena”, WEPP07 in these proceedings, Sep. 2-4, 2020.
- [5] M. Ryoshi *et al.*, “MTCA.4 RF Signal Processing System”, Proc. of the 13th Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016.