

# **SPring-8 蓄積リング 2次元放射光干渉計高度化に向けた MicroTCA 画像処理システムの開発**

JASRI/SPring-8

○清道明男、植田倉六、正木満博、増田剛正

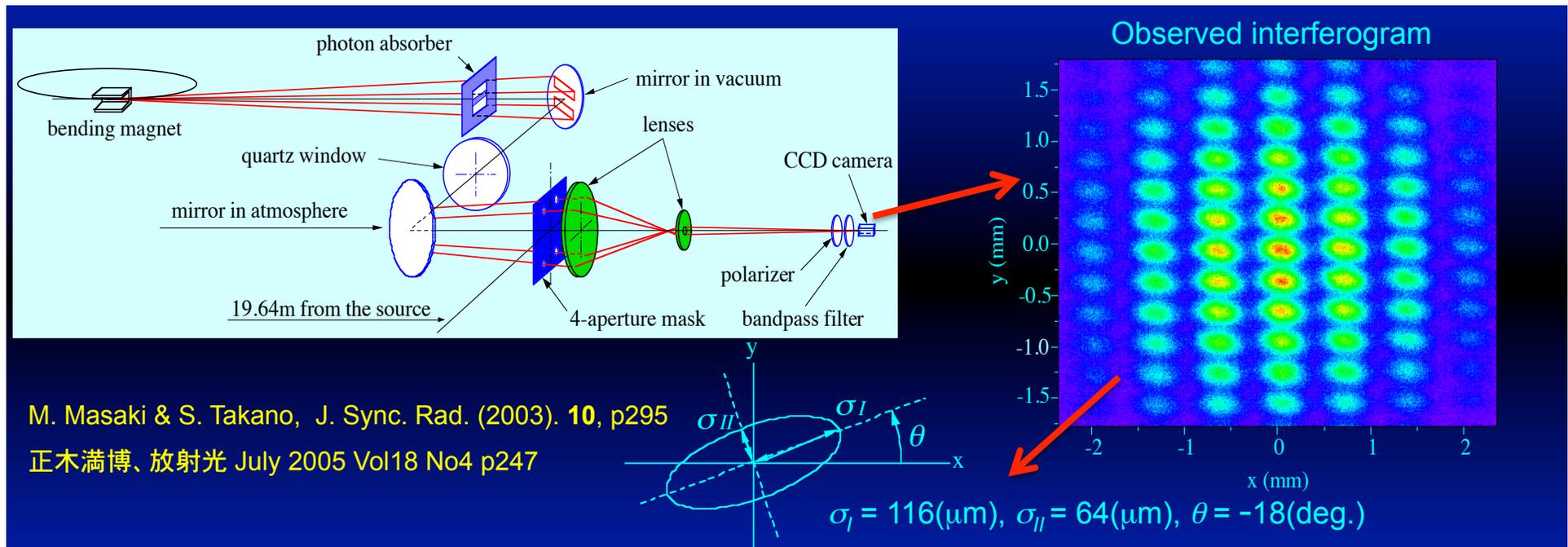
第10回日本加速器学会年会

2013年8月5日

# Outline

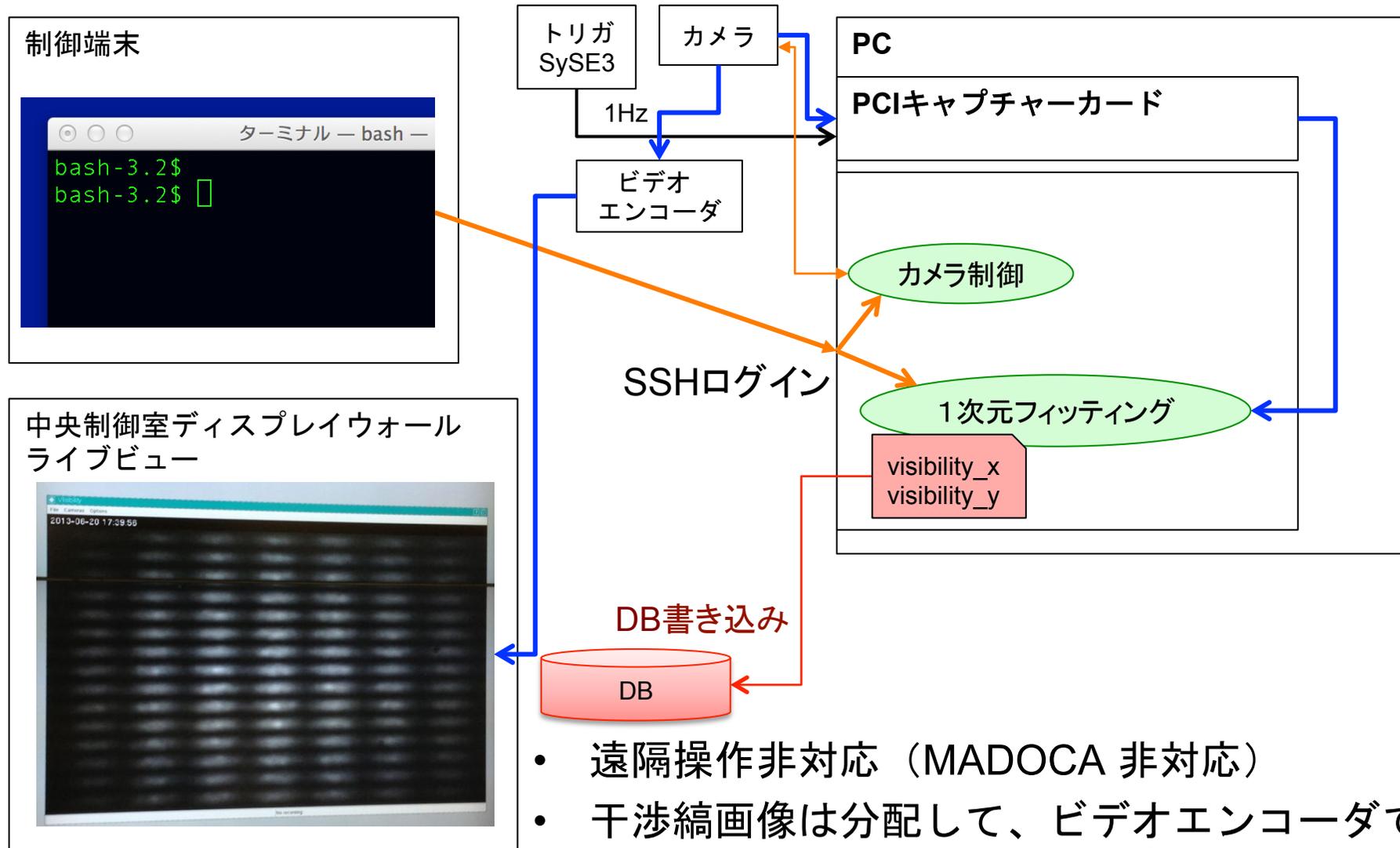
- SPring-8 蓄積リング 2次元干渉計
- 高度化の目的
- MicroTCAベースの画像処理システム開発
  - MicroTCA選択の理由
  - システム構成
  - 性能評価
- 2次元干渉計の制御システム開発
  - MADOCA II の導入
- まとめ

# SPring-8 蓄積リング 2次元干渉計



- 2次元干渉縞からビームプロファイルのパラメータを測定する
  - ビーム楕円成分の長軸サイズ  $\sigma_I$ 、短軸サイズ  $\sigma_{II}$ 、ビーム軸傾き角  $\theta$
- 現状
  - 中央制御室で2次元干渉縞を常時監視
  - 水平と垂直方向のビジビリティ測定からそれぞれの方向のビームサイズを算出してDBへ書き込み、中央制御室で常時監視 (1Hz)
  - 10年前設置のPCを使用。制御系は独自システム。

# 現行システム構成



- 遠隔操作非対応 (MADOCA 非対応)
- 干渉縞画像は分配して、ビデオエンコーダでネットワーク配信→中央制御室で表示 と PCへ入力→フィッティング処理

## 2次元干渉計高度化の目的

- 水平・垂直方向のビジビリティ・ビームサイズに加えて、2次元モデル関数のフィッティング処理により長軸・短軸方向のビームサイズおよびビーム軸の傾き角を常時計測する
  - エミッタンス結合比に関する情報が得られる。
- 老朽化したシステムの更新
  - CCDカメラ：アナログVGA出力 → CameraLink I/F を持つCCDカメラ
  - 画像処理システム：計算機の更新
- MADOCA 制御フレームワークに組み込み、保守性を向上させる

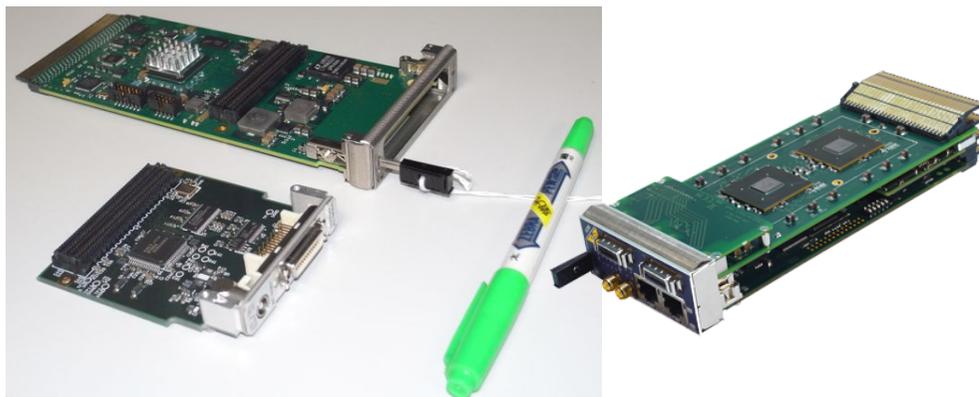
# 2次元干渉計の制御システムへの要求

- 高度化要求
  - 2次元フィット処理の実現@ >1Hz
    - 2次元モデル関数によるフィッティング処理。
    - 計測データ（ビームサイズ、ビーム回転角）をDBへ書き込み
  - MADOCA フレームワークに準拠した制御
- 現行機能は維持
  - 画像データ（700KB/frame）の常時実時間表示@中央制御室
    - 実時間表示は加速器の運転において必須な機能
  - 画像データ保存@ >1Hz
    - 加速器スタディ時に使用。データの平均化処理など行う
  - 1次元フィット処理@ >1Hz
    - 計測データ（水平・垂直ビジビリティ）をDBへ書き込み
- 制御システムとしての利便性
  - 優れた保守性
    - ボード挿抜の容易さ
  - 高い信頼性
    - 24時間連続稼働が必要

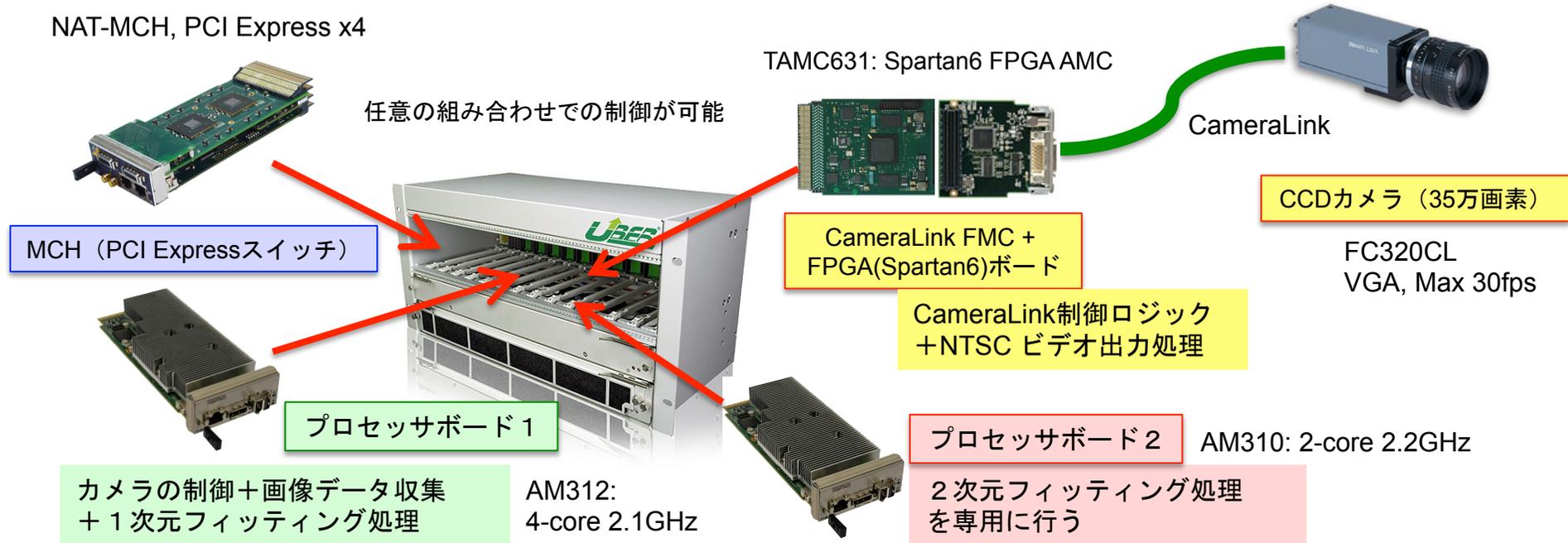
# 画像処理システムの開発

## 高速広帯域なプラットフォームMicroTCA ( $\mu$ TCA, MTCA)を選択

- PCに比べての優位性
  - 拡張性が高い、モジュラー型プラットフォーム
    - 高速シリアルバス (up to 40GB/s) でI/Oボードやプロセッサボード間のN対N接続で通信が可能。PCIe, XAUI, sRIO を選択できる
    - マルチCPU構成で分散処理。将来、追加モジュールで画像圧縮機能なども可能
  - 保守作業が容易
    - ホットスワップによるボードの挿抜
    - フロントアクセスによるボードの挿抜
    - 省スペース
  - 信頼性が高い：工業用製品
- 次世代Front-end計算機の候補の1つとして期待



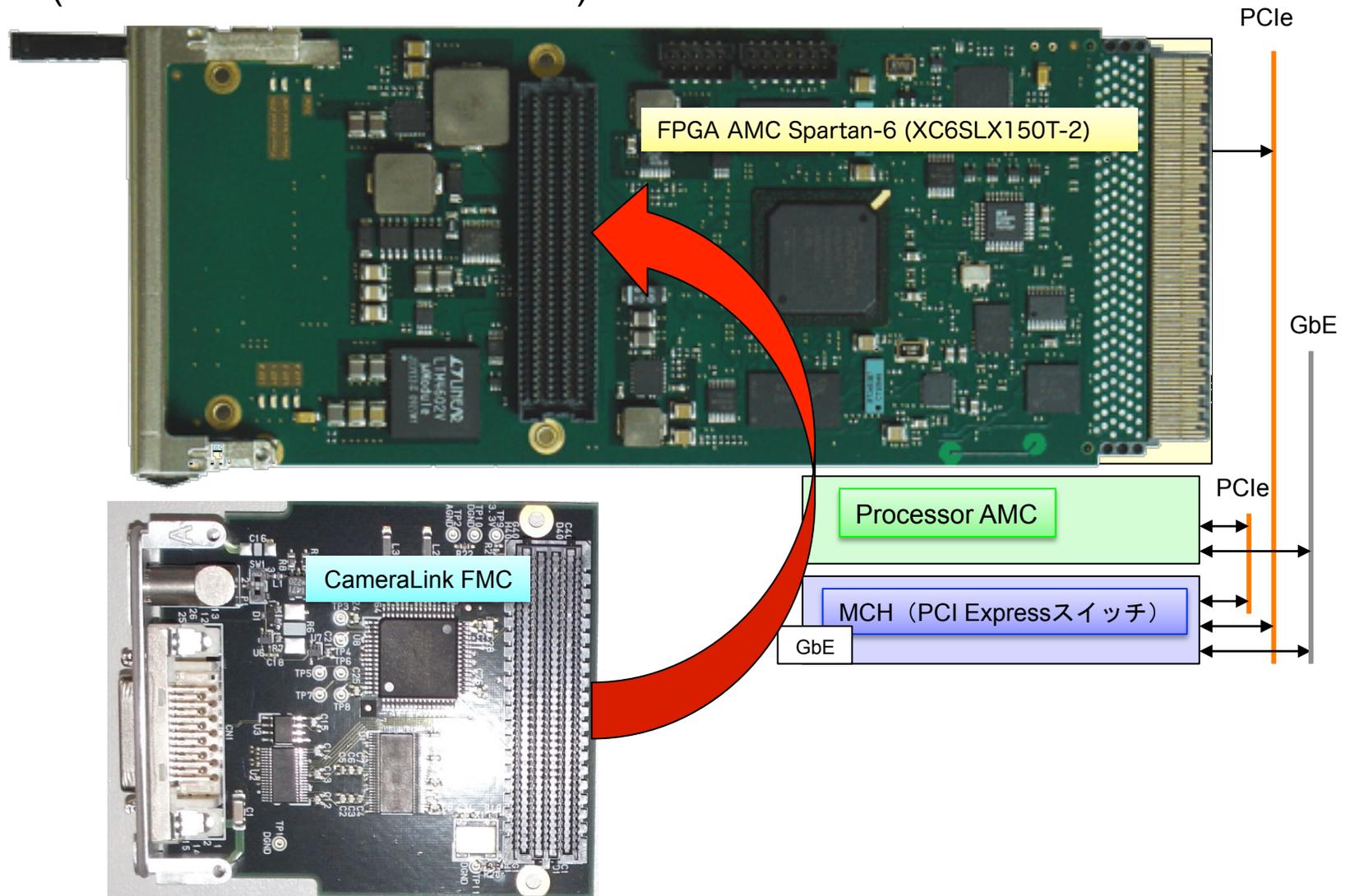
# 開発方針



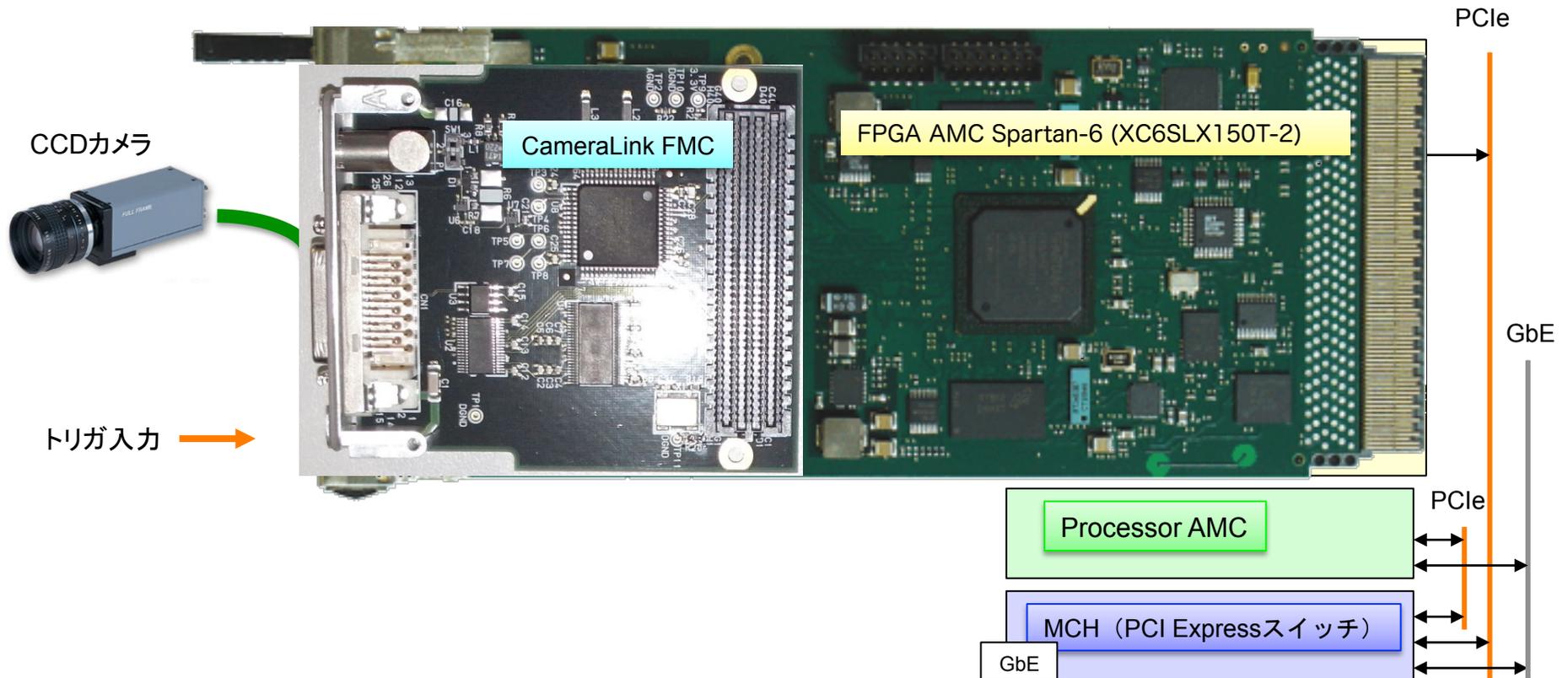
- 全て市販品で構成 → 開発コスト・時間の軽減
  - FPGA AMC ボードとCameraLink FMC とを組み合わせる
- 汎用的なカメラ画像処理システムとして開発する
  - 他のビーム診断や放射光実験のX線イメージング測定でも利用可能とする
- 開発項目
  - CameraLink FMC用の FPGA IPコアを開発
  - Linuxデバイスドライバとライブラリを開発

# CameraLink IPコアの開発

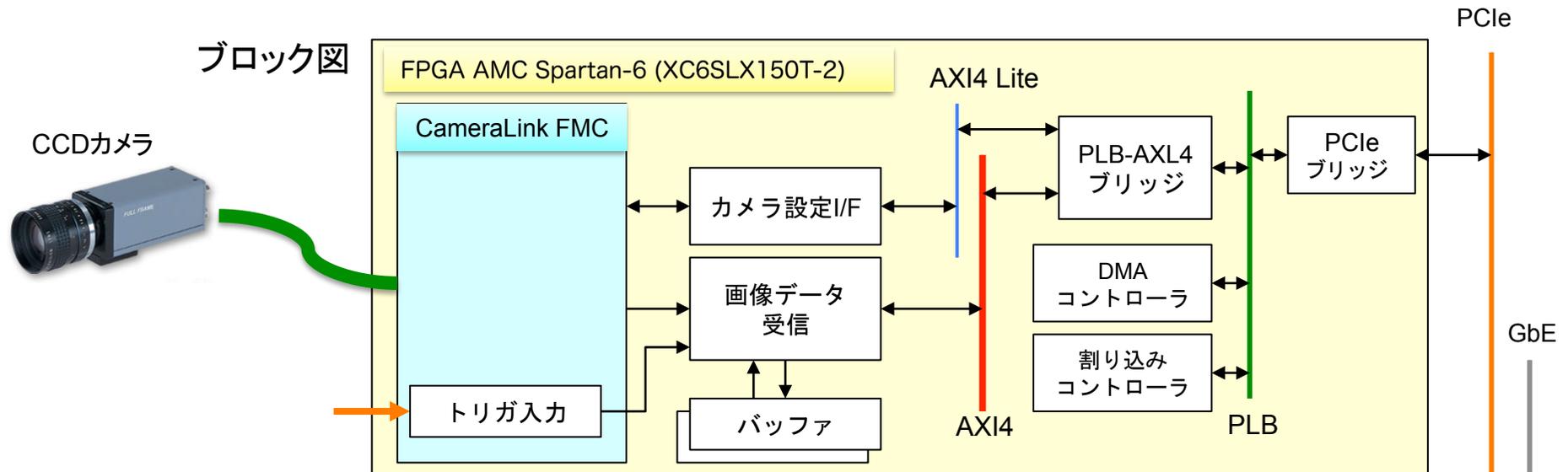
- FPGA AMC ボードとCameraLink I/F カードをFMC接続
  - FMC (FPGA Mezzanine Connector)



# CameraLink IPコアの開発



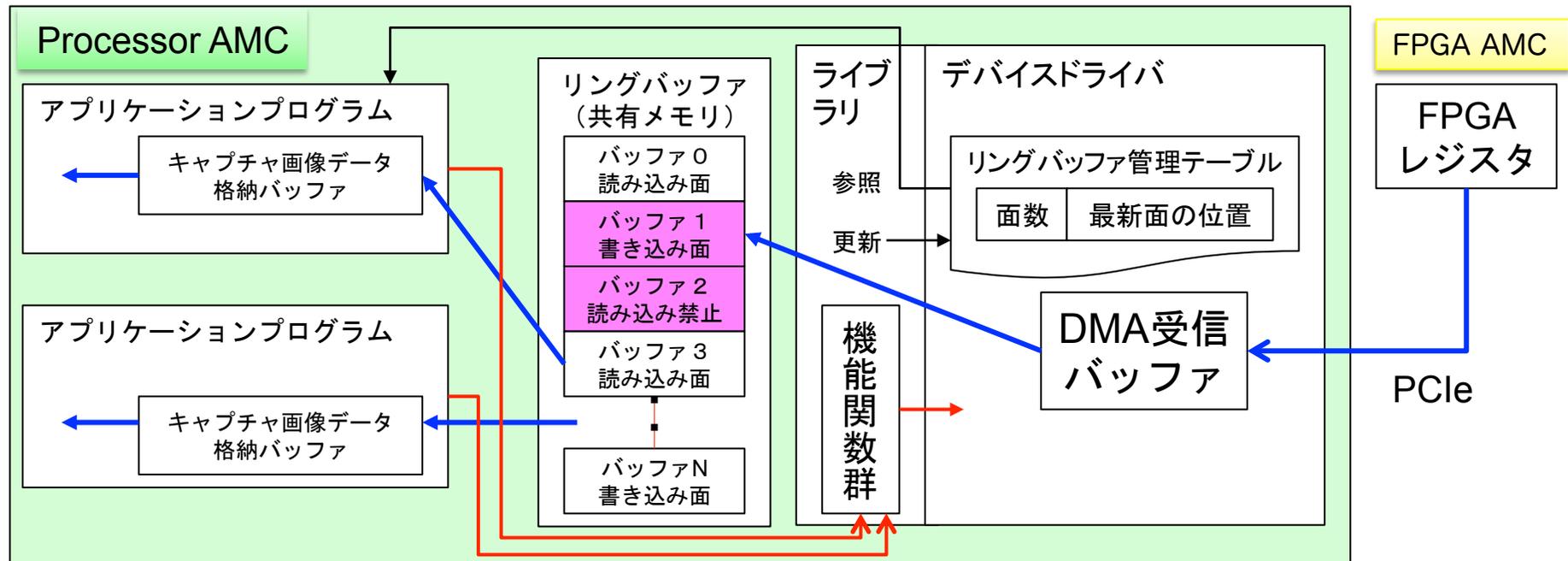
# CameraLink IPコアの開発



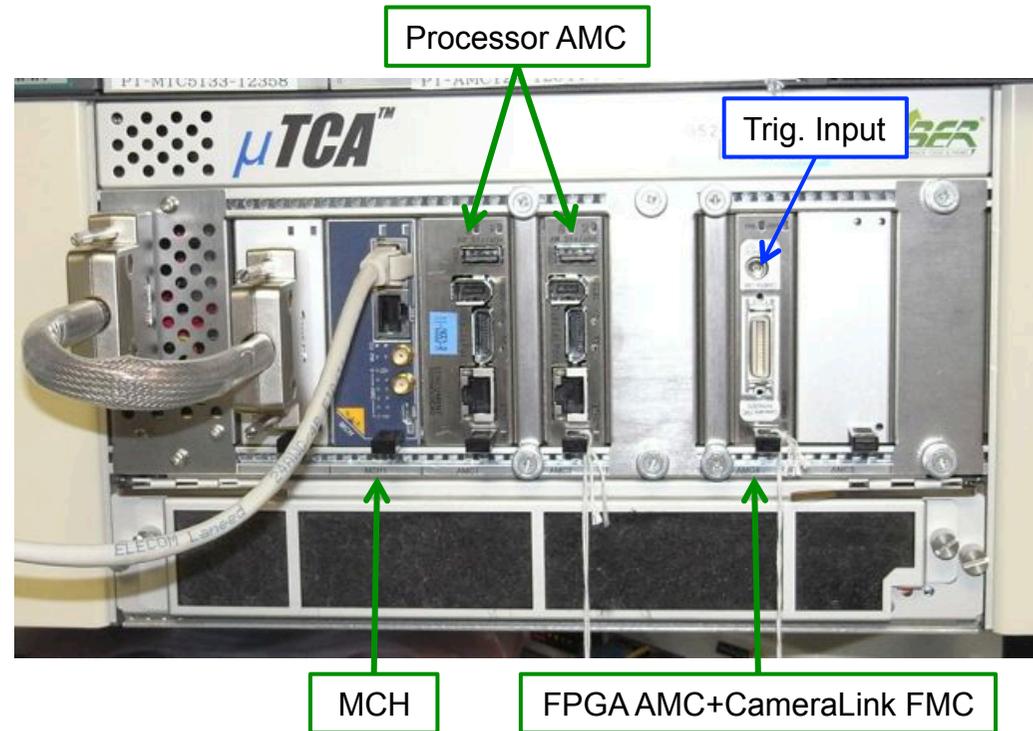
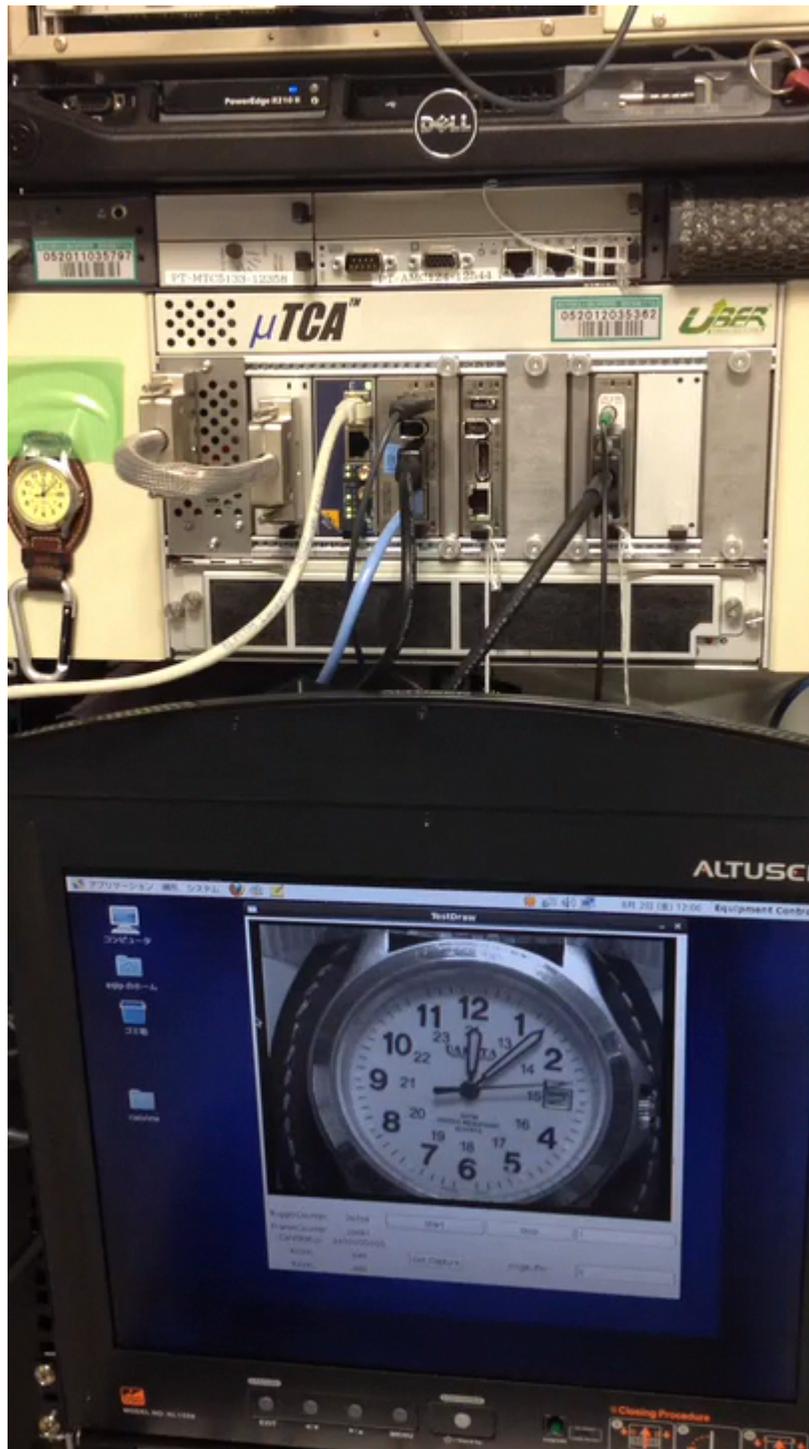
- 新規IPはオープンバス（AXI4）接続で作成
  - カメラ設定I/F、画像データ受信
  - 2面バッファ（DDR3メモリ）
- 外部トリガのカウンター機能
- プロセッサボードへPCIe接続でDMA転送
- CameraLinkの各種パラメータをレジスタ化し、汎用性な Base Configurationカメラに対応



# Linux ドライバ・ライブラリ開発



- FPGAボードからFat Pipe (PCI Express x1) を経由したDMA転送
  - プロセッサに負荷を掛けない
- リングバッファを利用した画像データ受信
  - 複数アプリケーションからアクセス、並列処理を行うため
- Linuxライブラリを整備
  - カメラ制御、データ転送のソフトウェア開発で使用する関数群



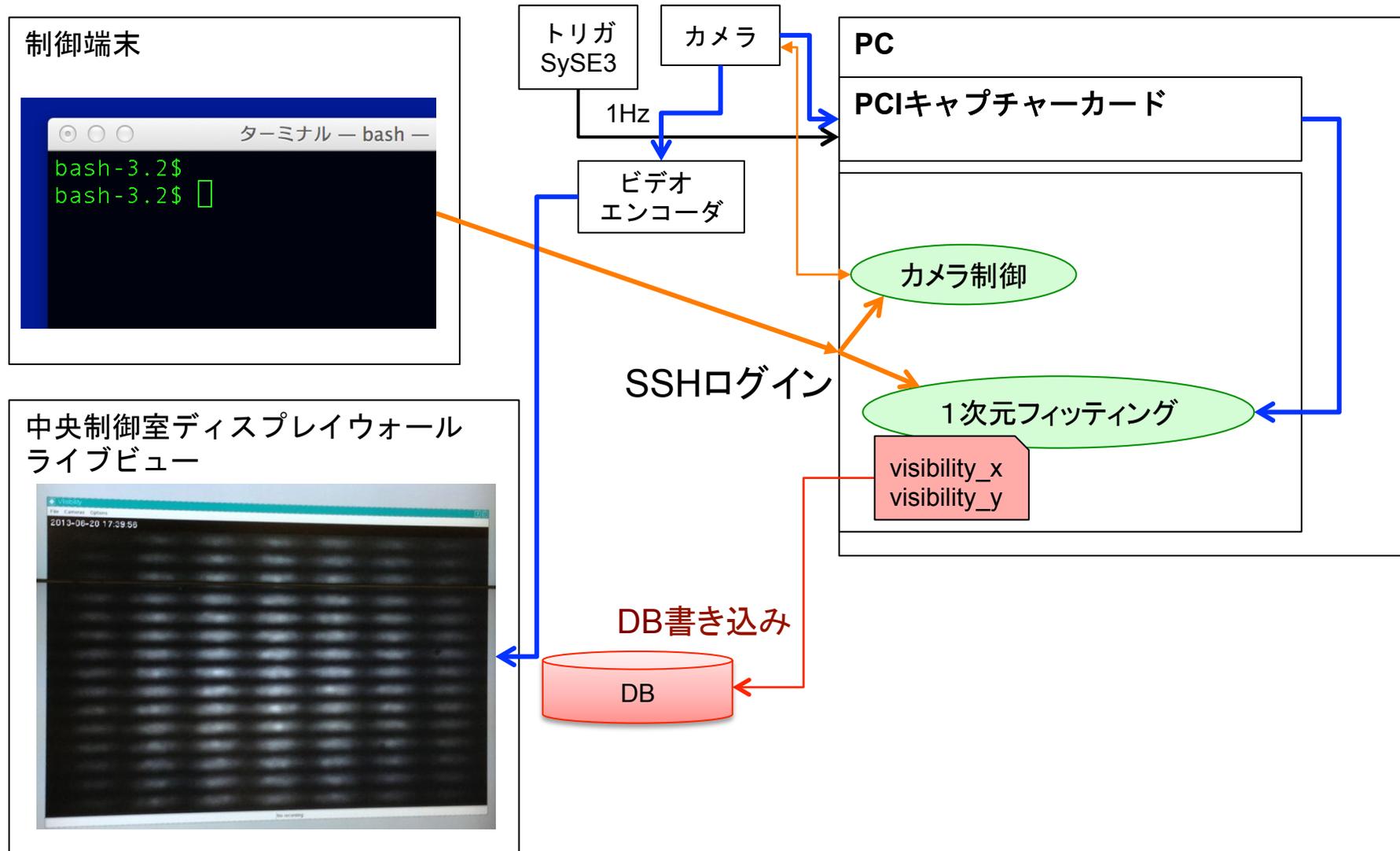
### 画像取り込みレート

- VGA画像、外部トリガで最大60Hz
- トリガ無しでは100.70Hz (カメラの最大)

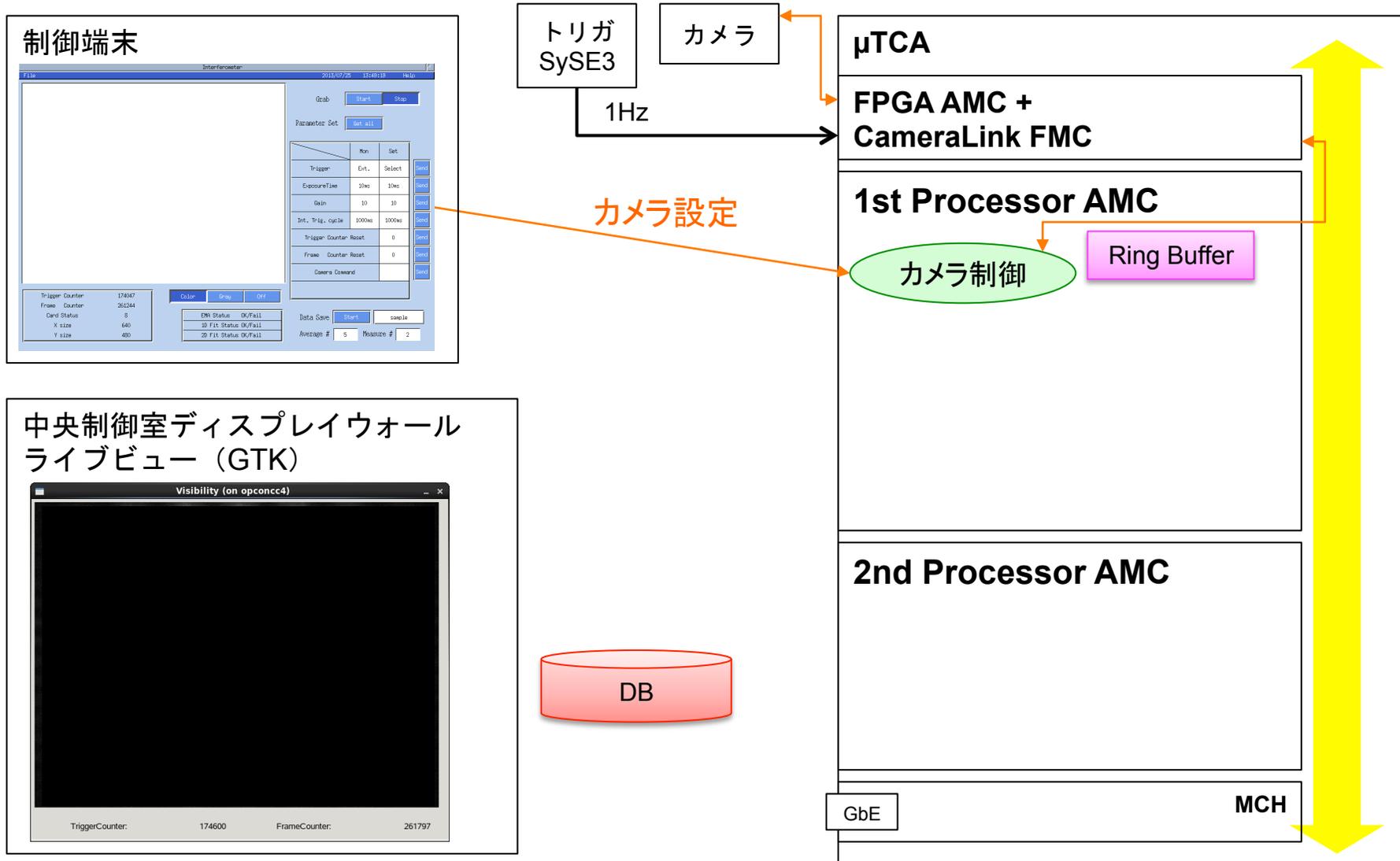
## 2次元干渉計の制御システム開発

- 要求（再掲）
  1. 画像データ（700KB/frame）の常時実時間表示@中央制御室
  2. 画像データ保存@ >1Hz
  3. 1次元フィット処理@ >1Hz
  4. 2次元フィット処理の実現@ >1Hz
  5. MADOCA フレームワークに準拠した制御
- 開発内容
  - MADOCA II をベースとした制御システムの構築
    - MADOCA II で強化されたメッセージング機能を利用して、画像データの転送を実装する
      - MADOCA II の発表 : SAOTP4, MOOS10
  - 1~3 を堅持しつつ 4 を実現するため、専用プロセッサで分散処理
    - 1st CPU : カメラ制御、画像転送、1次元フィッティング
      - リングバッファとMADOCA II の非同期制御機能を利用した並列プロセス
    - 2nd CPU : 2次元フィッティング
  - フィッティング処理の実装、結果をDBに書き込む
  - GUIの整備

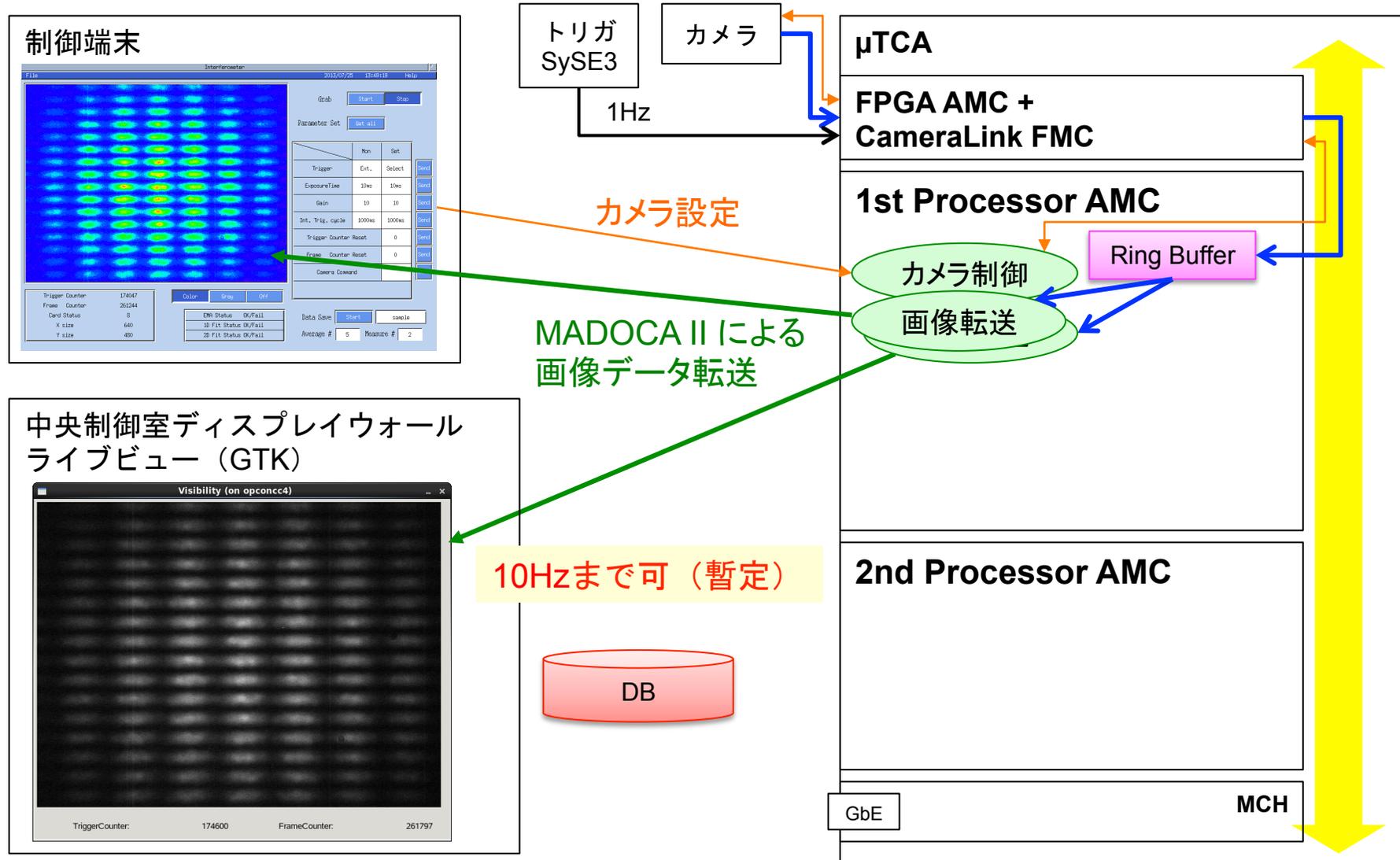
# 現行システム構成（再掲）



# 新制御システム構成

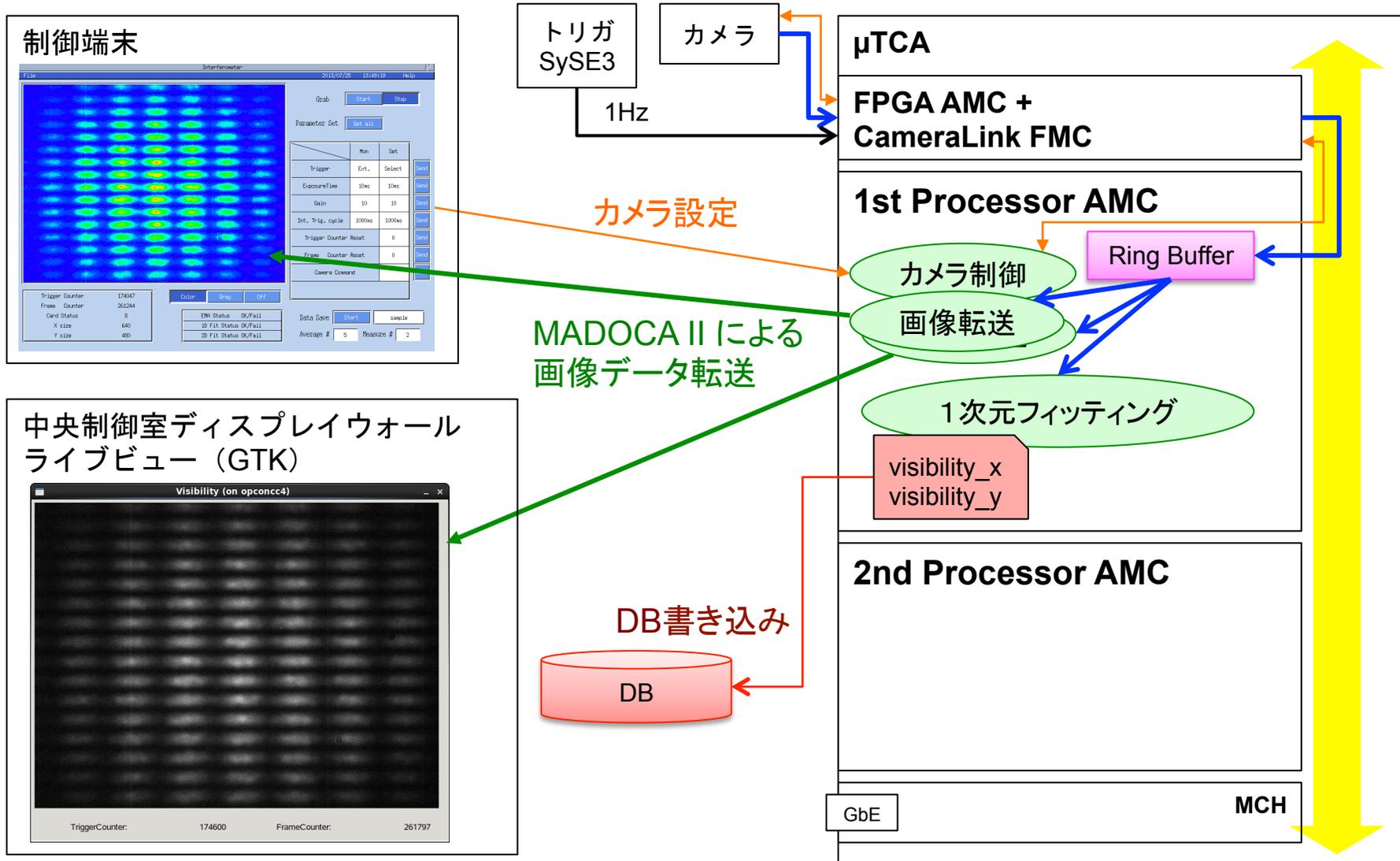


# 新制御システム構成

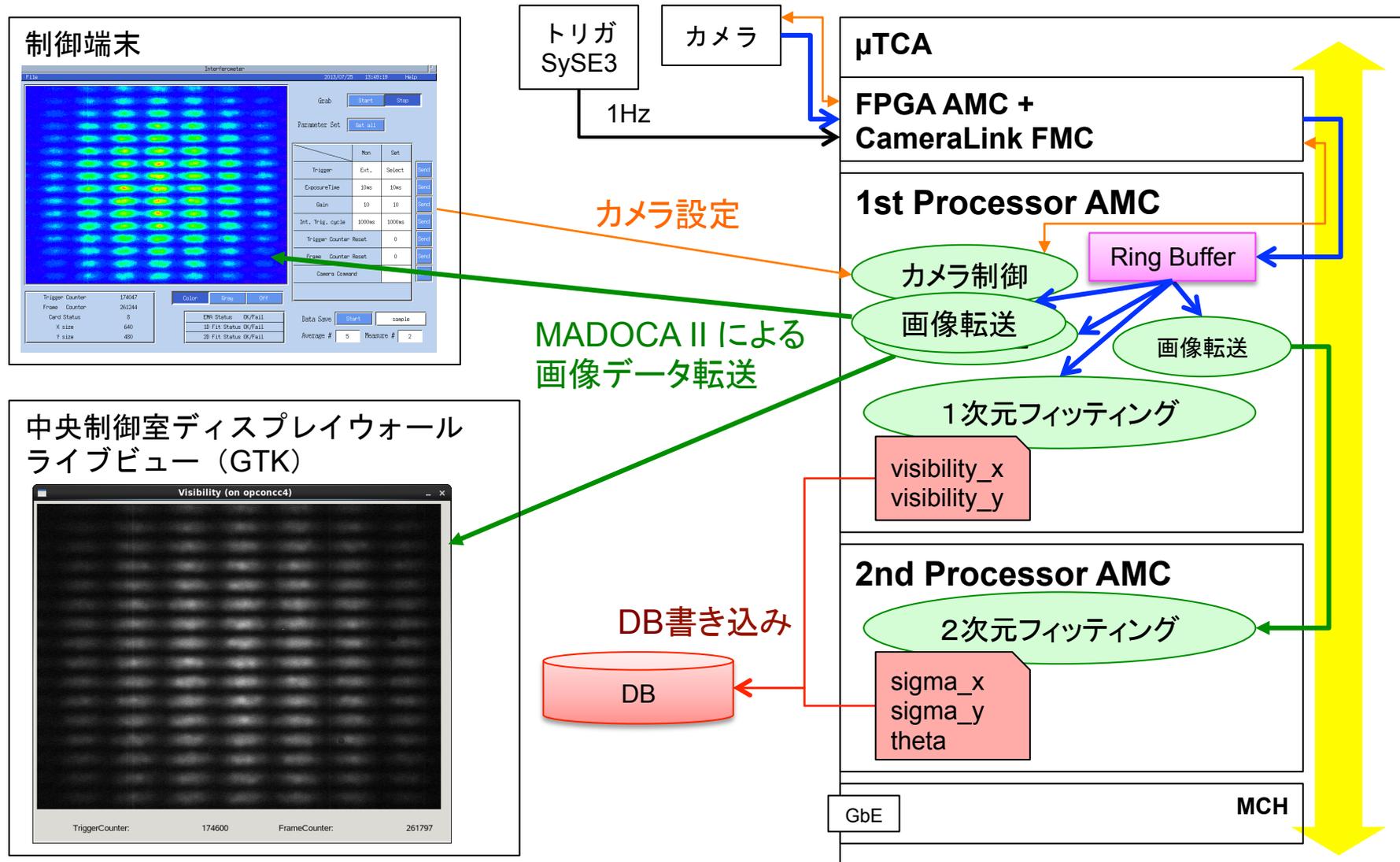


- 画像取得→データ転送→ライブビュー表示：10Hzまで達成

# 新制御システム構成



# 新制御システム構成



- 分散処理により、1秒以内の処理を目指す

## まとめ

- SPring-8 蓄積リング 2次元干渉計の制御システム開発
  - 老朽化したシステムの更新
  - MADOCA II によるカメラ制御、画像データ転送の実装
    - 画像転送・ライブビューまでの一連動作で 10Hzを達成（暫定）
  - 2次元モデル関数のフィッティング処理によりビームサイズとビーム軸の傾き角を 1 Hzでリアルタイム測定
    - 複数プロセッサによる分散処理を実現
  - 汎用的なカメラ画像処理システムの実現
    - MicroTCA + FPGA AMC + CameraLink FMC による画像処理システム
      - CameraLink IP、Linux ドライバ・ライブラリを開発
    - VGAサイズの画像取り込み 100Hz（カメラ最大）を達成
    - 他のアプリケーションへの利用も期待
- 2013年10月から運用開始予定